

第二部分 CoM-T335X 核心板数据手册



发布： 1.1

时间： 2018-07-19

杭州大升电气有限公司致力于给国家电力、工业控制行业、智能物流行业等众多客户提供全方位的嵌入式行业应用服务。

公司网址: <http://www.industech.com.cn>

销售热线: 0571-85060597

售前咨询: 2793880737 (QQ)

淘宝商城: <http://industech.taobao.com>

售后支持: 0571-85060586, 0571-85060597

传真: 0571-85060589

售后QQ群: 请联系客服 (购买后提供采购记录或公司名称做验证)

版本历史

请注意：文档最新版本会及时上传到云盘或响应的技术支持QQ群

版本号	修改说明	发布日期
V1.0	首次发布，手册根据功能分为核心板手册、开发板手册、WINCE操作手册、LINUX操作手册等不同部分	2015年5月25日
V1.1	重新编排，列写大纲	2018年7月19日
	重新编写第一部分 COM-T335X核心板数据手册	2018年7月21日

目 录

1	COM-T335X 核心板介绍.....	8
1.1	本章概述.....	8
1.2	COM-T335X 核心板功能.....	8
1.3	COM-T335X 核心板应用框图和应用场所.....	10
1.3.1	COM-T335X 核心板产品图示.....	10
1.3.2	COM-T335X 原理框图.....	11
1.3.3	COM-T335X 应用场所.....	11
1.4	COM-T335X 核心板开发板.....	12
1.5	文档范围及缩略语.....	12
1.5.1	文档范围.....	12
1.5.2	缩略语.....	12
1.6	产品命名规范说明.....	13
2	COM-T335X 接口说明.....	15
2.1	本章概述.....	15
2.2	CoM-T335X 核心板片上资源.....	15
2.2.1	处理器.....	15
2.2.2	内存.....	18
2.2.3	NAND Flash.....	18
2.2.4	10/100/1000M 自适应以太网.....	18
2.2.5	MMC/eMMC/SD/SDIO.....	20
2.2.6	USB2.0 OTG.....	21
2.2.7	USB2.0 HOST.....	22
2.2.8	并行视频图像输出 DSS 接口.....	22
2.2.9	异步总线 GPMC 输入输出接口.....	24
2.2.10	增强的多通道缓冲串行音频接口 McASP.....	26
2.2.11	UART 串口.....	28
2.2.12	CAN 总线接口.....	29
2.2.13	高速 I2C 串行通信接口.....	30
2.2.14	增强的高速多通道同步串行口 MCSPI.....	31
2.2.15	脉冲宽度调制 PWMSS 信号输出.....	31
2.2.16	可编程的 GPIO.....	34
2.2.17	电源输入.....	34
2.2.18	复位信号输入输出.....	35
2.2.19	B2B 接口.....	35
2.3	CoM-T335X 核心板接口信号完整定义.....	35
3	COM-T335X 核心板电气特性.....	41
3.1	本章概述.....	41
3.2	极限应用条件.....	41

3.3	工作存储温度	41
3.4	电源特性	42
3.4.1	输入电压特性	42
3.4.2	工作电流	42
3.4.3	开机/复位流程	43
3.4.4	核心板 IO 电平	43
4	COM-T335X 机械结构特性	45
4.1	本章概述	45
4.2	COM-T335X 核心板机械尺寸	45
4.3	COM-T335X 核心板引脚分配图	46
4.4	核心板和底板机贴焊接炉温示意图	46
5	底板设计指南	48
5.1	本章概览	48
5.2	底板设计指导	48
5.3	底板故障排除	49
6	参阅资料	50

表格索引

表 1	缩略语	12
表 2	COM-T335X 核心板信号连接器接口定义	13
表 3	COM-T335X 支持的 NAND FLASH 型号	18
表 4	COM-T335X 极限应用条件.....	22
表 5	COM-T335X 核心板温度范围	23
表 6	COM-T335X 核心板输入电压范围.....	23
表 7	COM-T335X 工作电流.....	23
表 8	COM-T335X 核心板 IO 电平	25
表 9	COM-T335X 核心板 ESD 性能表	25
表 10	可靠性能特性表	26

图片索引

图 1	COM-T335X 核心板产品图示	9
图 2	COM-T335X 核心板应用框图	10
图 3	COM-T335X DB 开发板产品图	11
图 4	AMT335X 内部功能框架图	18
图 5	VCC 输入参考电路	21
图 6	开机和复位流程	24
图 7	COM-T335X 机械尺寸图	27
图 8	COM-T335X 核心板厚度	27
图 9	COM-T335X 核心板引脚分配图	28

1 COM-T335X 核心板介绍

1.1 本章概述

本章对 COM-T335X 核心板进行总体介绍，包括：

- COM-T335X 核心板功能
- COM-T335X 核心板应用框图和应用场所
- COM-T335X 核心板类别和各自区别点
- 文档范围说明及缩略语

1.2 COM-T335X 核心板功能

COM-T335X (Computer On Module) 系统核心板是基于德州仪器Sitara系列高性能、低功耗Cortex A8 AMT335X 32位RISC处理器的嵌入式核心板，主要用于高性能、低成本、低功耗需求的工业现场领域。该处理器集成了一个Cortex A8内核、一个NEON协处理器，以及一个PowerVR SGX530 GPU，用于高速的数据运算和图像显示，CPU主频最高可到1GHz，对于想具有高速实时数据处理能力的用户应用非常适合。AMT335X处理器的主要特性如下：

- 处理器：AMT335X (X=2,4,7,8,9五个系列)，主频最高1GHz，Cortex A8指令，内部集成NEON协处理器，支持浮点实时运算，32KB L1 Cache和128KB L2/RAM Cache
- 支持32位LPDDR2, LPDDR3, DDR3等多种内存格式，最高1GB地址空间
- 支持16位同步异步GPMC总线，可挂载NAND、NOR、SRAM等多种型号的外部总线设备
- 集成PowerVR SGX530图像引擎，支持3D动态显示
- 支持最1024x1024的LCD 16位真彩显示输出，实际最高输出可支持1440x960
- 支持一个可编程的实时子系统和通信实时子系统（PRU-ICSS）用于工业以太网总线通信
- 支持2个高速USB2.0协议的OTG接口
- 支持最高2个千兆以太网EMAC
- 最高支持5个串行口、2个CAN2.0AB口、1个McASP口、4个McSPI口、2个I2C总线、1个HDQ
- 支持最高3个增强的高速PWM口
- 最高支持1个32位的eCAP口
- 支持1个4通道端口12位精度的ADC模拟量采集口
- 环境：-40~125摄氏度车载级、-40~105工业级和0~90商业级

- 主要应用：智能医疗终端采集、导航设备、工业现场自动化终端、智能物流数据中继器和采集终端等

- AMT335X芯片支持总共5个系列的CPU，他们各自的特性可到TI网上浏览
<http://www.ti.com/product/AM335X?keyMatch=AM335X&tisearch=Search-EN-Everything>

主要区别在频率、图形加速、视频输入输出数量、协处理器数量、工业协议支持数量等，用户可以根据自己产品的需要，和我们公司取得联系，订购相应的核心板（焊接不同的CPU和内存等，内存配置请看以下文档）

COM-T335X核心板将AM335X的性能参数充分引出，它的主要功能配置参数如下：

- 标配 AM335X，600MHz 主频，可根据用户需要配置为 AM3351,AM3354,3356,3357,3358,3359 等不同
- 标配 256MB DDR3L 内存或 512MB 内存两种，用户可以根据需要选择
- 标配 256MB 或 512MB SLC NAND FLASH 两种，可根据用户需要配置为最高 1GB DDR3L 内存，2GB 的 NAND FLASH 等
- 板载 1 个 10/100/1000M PHY，工作在 RGMII 模式，引出 4 对高速以太网差分线到底板，同时引出另外一路 RGMII EMAC 信号到底板，用户可根据需要加载 PHY 芯片以扩展到 2 个 10/100/1000M 以太网接口
- 板载 TI 的 DCDC 电源管理单元 TPS65910A1A3RSL，支持 CPU 多种工作模式
- 120 信号管脚引出
 - 最高可配置 5 路 UART 信号，最高速度为 115200bps
 - 最高可配置 2 路 CAN 2.0A/B 接口
 - 1 路 USB 2.0 高速 Host 接口，最高速度 480Mbps
 - 1 路 USB OTG 高速接口，最高速度 480Mbps
 - 16 位 TFT LCD RGB 信号输出，带有 DE/PCLK/HS/VS 等控制信号
 - 2 路 I2C 信号
 - 2 路高速 McSPI 信号
 - 2 路 SDIO 信号通道
 - 16 位数据信号线和 12 位地址信号线，同时输出最高 100MHz 总线时钟、地址单元选择信号等，可直接用于外部 FPGA、AD 等并行总线设备
 - 1 个 16 位的 LCD RGB 信号引出，带有 PCLK/DE/PWM 背光可调/HS/VS 等控制信号
 - 1 路 12 位精度的 ADC 通道电压模式输入接口，电平范围 0~1.8V，缺省情况下，ADC0 通道配置为 4 线触摸屏采集
 - 2 路 MMC/SD/SDIO 接口，其中缺省情况下，MMC0 通道配置为 SD 卡模式和 CPU 同步复位的软复位信号输出，同步复位外部设备
 - 上述除电源、以太网、复位信号之外，其他信号都是可配置为 GPIO，具体请看本文档相关的 IO 接口配置表
 - 3.6V~4.2V DC 电源输入，3V 的 RTC 电源输入
 - 工作温度：分为工业级和商业级两种
- 符合 RoHS 环保认证要求
- 支持 Linux 3.14 内核，Debian 文件系统和 QT 4.8 图形界面

 说明：COM-T335X 核心板支持工业级 NAND FLASH（128MB ~ 2GB 不等），可以根据用户要求 OEM 定制容量

下面表格是我们目前在提供得不同 CPU、内存、FLASH 容量、工作环境等

序号	核心板型号	工作温度	处理器	主频	内存	FLASH	集成千兆网卡	集成声卡	操作系统
配置1	CoM-T3352-C600-D256-N256-E-A-C	商业级	AM3352BZCZC60	600M	256MB	256MB	1	1	Linux 3.14/WINCE7
配置2	CoM-T3352-C600-D256-N256-E-A-I	工业级	AM3352BZCZA60	600M	256MB	256MB	1	1	Linux 3.14/WINCE7
配置3	CoM-T3352-C600-D512-N512-E-A-C	商业级	AM3352BZCZC60	600M	512MB	512MB	1	1	Linux 3.14/WINCE7
配置4	CoM-T3352-C600-D512-N512-E-A-I	工业级	AM3352BZCZA60	600M	512MB	512MB	1	1	Linux 3.14/WINCE7
配置5	CoM-T3354-C800-D256-N256-E-A-I	工业级	AM3354BZCZA80	800M	256MB	256MB	1	1	Linux 3.14/WINCE7
配置6	CoM-T3354-C800-D512-N512-E-A-I	工业级	AM3354BZCZA80	800M	512MB	512MB	1	1	Linux 3.14/WINCE7
配置7	CoM-T3354-C800-D512-N1G-E-A-I	工业级	AM3354BZCZA80	800M	512MB	1GB	1	1	Linux 3.14/WINCE7

如果需要其他得配置，请直接致电和我们联系，我们可以给您进行 OEM 定制

1.3 COM-T335X 核心板应用框图和应用场所

1.3.1 COM-T335X 核心板产品图示

COM-T335X 核心板的产品图示如下图 1 所示

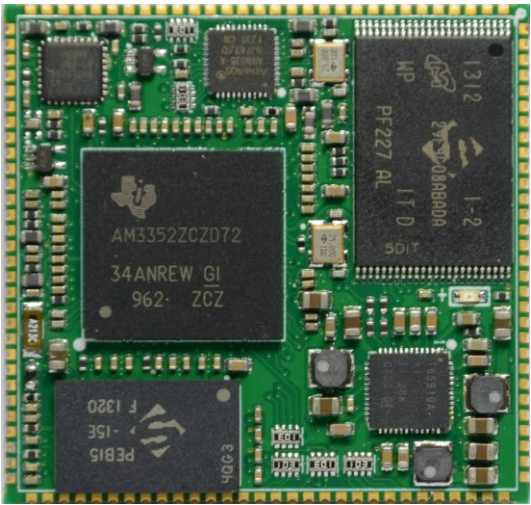


图 1 COM-T335X 产品图示

1.3.2 COM-T335X 原理框图

COM-T335X 核心板的原理框图如下图 2 所示。

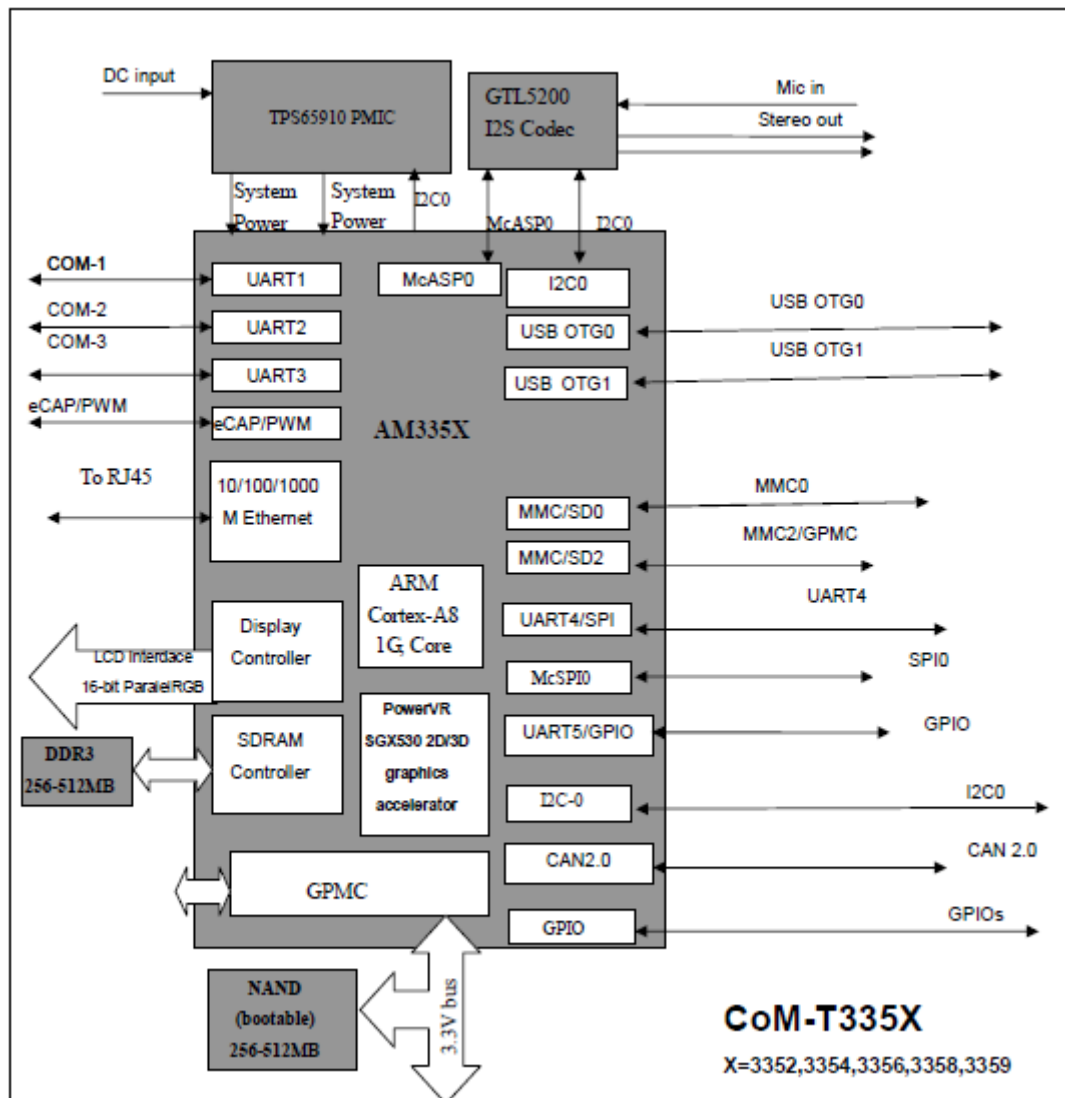


图 2 COM-T335X 应用框图

1.3.3 COM-T335X 应用场所

COM-T335X超小的板子面积、超高的性能、超低的功耗、较低的成本、丰富的外设接口以及开放性的底板接口类型设计方式，非常适合于各类行业低成本的应用设备，比如：移动互联网设备，医疗仪器设备，数控机床，POS机，HMI，工业控制等。

1.4 对应开发板

COM-T335X核心板开发板型号是：SBC-T335X，主要为了帮助用户熟悉和使用COM-T335X核心板，具体可以查阅<http://www.industech.com.cn> 相关产品。

1.5 文档范围及缩略语

1.5.1 文档范围

本文档主要是针对COM-T335X™片上系统核心板的特性、硬件电气规范、适用范围、接口管脚信号定义、封装尺寸和类型等进行叙述。同时也对核心板集成的处理器、内存单元、Flash单元、网卡单元和声卡单元等做出一定的说明。

1.5.2 缩略语

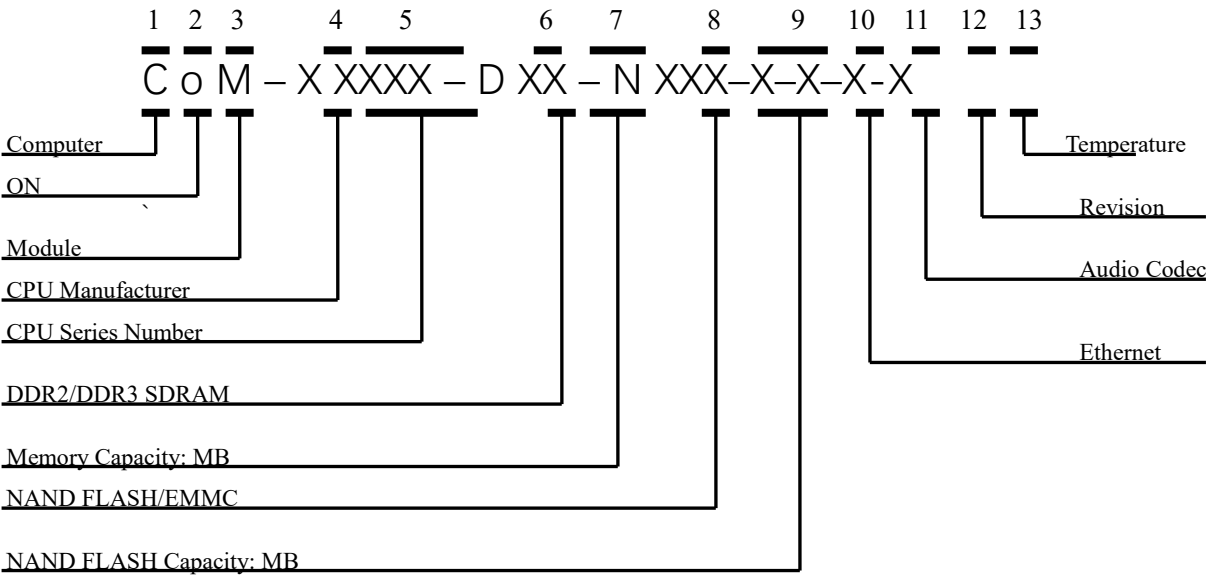
表 1

ADC	模数转换控制器
BSP	操作系统板级支持包
B2B	板对板连接方式
DDR	双速率 RAM
Bootloader	系统启动程序
ESD	静电释放
FIFO	先入先出
GPIO	通用数字量输入输出
CAN	CAN 2.0B 总线泛指
IRQ	中断请求
LCD	液晶屏接口
USB	通用串行总线
PCB	印制电路板
RoHS	特定有害物质禁限使用指令
PPP	点到点通信协议
PWM	脉冲宽度调制
RTC	实时时钟
CoM	片上系统核心板
SBC	单板机

UART	通用异步串口
------	--------

1.6 产品命名规范说明

大升电气系列 ARM SoC 核心板产品采用如下命名规范：



1,2,3: Computer On Module: 片上计算机核心板

4: CPU Manufacturer: CPU 制造商

S: SAMSUNG ARM9/11/Cortex A8/A9/A15 series products

S: 代表三星系列 ARM 芯片

T: TI Instruments ARM9/Cortex A8/A9/A15 series products

T: 代表 TI 系列 ARM 芯片

AT: ATMEL ARM9 series products

AT: 代表 ATMEL 系列 ARM 芯片

5: CPU series number: CPU 型号

T335X: 表示 TI 的 Sitara Cortex A8 系列工业级 SoC 处理器

6: DDR2 SDRAM: DDR2 内存（缺省），如果后面跟 D3 表示是 DDR3

7: 内存容量大小，单位用 MB

8: N: NAND FLASH 或 EMMC

9: NAND FLASH 或 eMMC 容量大小，单位用 MB 表示

- 10: E: Ethernet Controller, 表示核心板是否集成以太网控制芯片, 如果带 E 表示集成, 不带表示不集成
- 11: A: Audio Codec, 表示核心板是否集成声卡, 如果带 A, 表示集成声卡, 不带表示不集成
- 12: Revision: 核心板版本号, 1: 表示第一版本, 2: 表示第二版本
- 13: Temperature: 表示核心板工作温度范围, C:表示商业级 0~65 摄氏度, I: 表示工业级, -40~85 摄氏度, 缺省为商业级

2 COM-T335X 接口说明

2.1 本章概述

本章主要介绍 COM-T335X 核心板的接口信号，包括：

- COM-T335X 片上资源及接口说明
- COM-T335X 核心板连接器 B2B 信号定义

2.2 CoM-T335X 核心板片上资源

CoM-T335X 集成了 CPU 主频为 600MHz~800MHz 美国德州仪器 TI Sitara 系列 Cortex A8 处理器 AMT335X(兼容 AM3351、AM335X、AM3354、AM3356、AM3357、AM3358、AM3359 共 7 款不同频率不同配置的处理器，管脚封装完全兼容，每一个处理器参数有不同点)，同时外部配置最高容量为 1GB 的 DDR3L、128MB~8GB 可选的 SLC NAND FLASH，同时板载集成一个 10/100/1000M 千兆以太网 PHY，缺省配置为 RGMII 模式，同时还配备 TI 完备的电源解决方案，以下是各核心板简介：

2.2.1 处理器

CoM-T335X 支持 TI Sitara Cortex A8 高性能低成本低功耗的七款产品，分别是 AM3351、AM3352、AM3354、AM3356、AM3357、AM3358、AM3359，他们各自的区别点如下图所示：

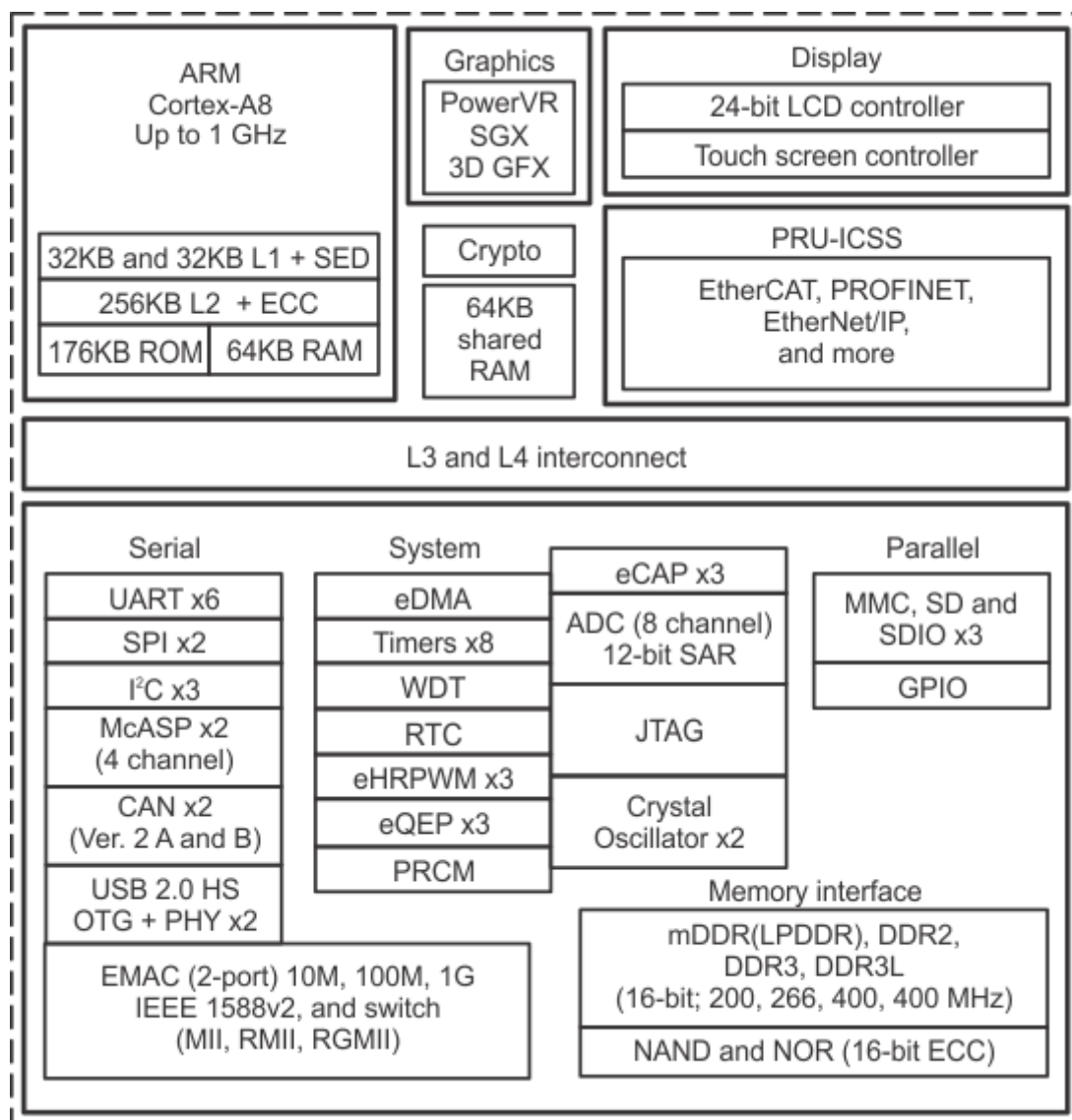
Compare	Part Number Filter by part number	ARM CPU	ARM MHz (Max.)	DMIPS	DRAM	Display Outputs	Graphics Acceleration	EMAC	Co-Processor(s)	Industrial Protocols	Serial I/O
☐	AM3359 - Sitara Processor: ARM Cortex-A8, EtherCAT, 3D, PRU-ICSS	1 ARM Cortex-A8	800	1600	DDR2, DDR3, DDR3L, LPDDR	1	1 3D	2-Port 10/100 PRU EMAC, 2-Port 1Gb Switch	2 PRU-ICSS	1588, EtherCAT, EtherNet/IP, Ethernet POWERLINK, PROFIBUS, PROFINET RT/IRT, SERCOS III	CAN, I2C, SPI, UART, USB
☐	AM3358-EP - Sitara Processor: ARM Cortex-A8, 3D, PRU-ICSS, HiRel - Hi-Rel	1 ARM Cortex-A8	800	1600	LPDDR, DDR2, DDR3, DDR3L	1	1 3D	2-Port 1Gb Switch, 2-Port 10/100 PRU EMAC	2 PRU-ICSS	1588, EtherNet/IP, PROFIBUS, PROFINET RT/IRT, SERCOS III	CAN, I2C, SPI, UART, USB
☐	AM3358 - Sitara Processor: ARM Cortex-A8, 3D Graphics, PRU-ICSS	1 ARM Cortex-A8	600, 800, 1000	1200, 1600, 2000	DDR2, DDR3, DDR3L, LPDDR	1	1 3D	2-Port 10/100 PRU EMAC, 2-Port 1Gb Switch	2 PRU-ICSS	1588, EtherNet/IP, PROFIBUS, PROFINET RT/IRT, SERCOS III	CAN, I2C, SPI, UART, USB
☐	AM3357 - Sitara Processor: ARM Cortex-A8, EtherCAT, PRU-ICSS	1 ARM Cortex-A8	300, 600, 800	600, 1200, 1600	DDR2, DDR3, DDR3L, LPDDR	1	0	2-Port 10/100 PRU EMAC, 2-Port 1Gb Switch	2 PRU-ICSS	1588, EtherCAT, EtherNet/IP, Ethernet POWERLINK, PROFIBUS, PROFINET RT/IRT, SERCOS III	CAN, I2C, SPI, UART, USB
☐	AM3356 - Sitara Processor: ARM Cortex-A8, PRU-ICSS	1 ARM Cortex-A8	300, 600, 800	600, 1200, 1600	DDR2, DDR3, DDR3L, LPDDR	1	0	2-Port 10/100 PRU EMAC, 2-Port 1Gb Switch	2 PRU-ICSS	1588, EtherNet/IP, PROFIBUS, PROFINET RT/IRT, SERCOS III	CAN, I2C, SPI, UART, USB

Part Number		ARM CPU	ARM MHz (Max.)	DMIPS	DRAM	Display Outputs	Graphics Acceleration	EMAC	Co-Processor(s)	Industrial Protocols	Serial I/O
Compare Filter by part number		A8	800	1600	DDR3L, LPDDR			Port 1Gb Switch		RT/IRT, SERCOS III	SPI, UART, USB
☐	AM3354 - Sitara Processor: ARM Cortex-A8, 3D Graphics	1 ARM Cortex-A8	600, 800, 1000	1200, 1600, 2000	DDR2, DDR3, DDR3L, LPDDR	1	1 3D	2-Port 1Gb Switch	N/A	0	CAN, I2C, SPI, UART, USB
☐	AM3352 - Sitara Processor: ARM Cortex-A8, 1Gb Ethernet, Display	1 ARM Cortex-A8	300, 600, 800, 1000	600, 1200, 1600, 2000	DDR2, DDR3, DDR3L, LPDDR	1	0	2-Port 1Gb Switch	N/A	0	CAN, I2C, SPI, UART, USB
☐	AM3351 - Sitara Processor: ARM Cortex-A8, 1Gb Ethernet, Display	1 ARM Cortex-A8	300, 600	600, 1200	DDR2, DDR3, DDR3L, LPDDR	1	0	10/100/1000	N/A	0	I2C, SPI, UART, USB

图 2.1 CoM-T335X 支持的处理器类型及各自比较

从图 2.1 可知，不同的处理器主要区别点在：

- 支持的最高频率，AM3351 最高只能支持 600M，AM3352,3354, 3358 等均可以支持到 1GHz
- 3D 图形加速：只有 AM3358、AM3354、AM3359 是支持 3D 图形加速功能，其他都不支持
- EMAC 功能：AM3351,AM3352,AM3354 不支持工业以太网协议，其他都支持
- 协处理器：AM3354~AM3359 配备 PRU-ICSS 实时信号处理协处理器，其他都不配备
- 工业协议栈：AM3351/3352 不支持工业协议栈，其他处理器都支持



本文表格中所描述的引脚类型包括以下几种:

- O : 数字输出
- I : 数字输入
- IO : 数字输出/输出
- DO : 数字差分输出
- DI : 数字差分输入
- AO : 模拟输出
- AI : 模拟输入
- OD : 漏极开路(默认不上拉, 除非有说明)
- IPU : 漏极开路(默认上拉, 除非有说明)

- 有效：默认从 COM-T335X 引脚引出，在缺省 Linux 内核配置里面，直接使用
- 复用：默认做为复用引脚，需要时可自行配置使用

2.2.2 内存

CoM-T335X 板载支持 256MB/512MB 工业级 DDR3L 内存，时钟最高频率达到 666MHz。如果需要配备其他内存，需要及时和我们公司取得联系，以便配备适合客户所需的内存容量。

2.2.3 NAND Flash

CoM-T335X 支持 256MB/512MB 的 SLC/MLC 类型的 NAND FLASH, 适合用于小容量的、对成本比较敏感的行业环境。一般 NAND FLASH 容量选择为 128MB~2GB 核心板缺省配置是 256MB 或 512MB NAND FLASH，如果用户需要选择其他容量的 NAND FLASH 或 eMMC，需要提前和我们取得联系，我们可以根据客户需要定制您所需的外部存储器芯片。

2.2.4 10/100/1000M 自适应以太网

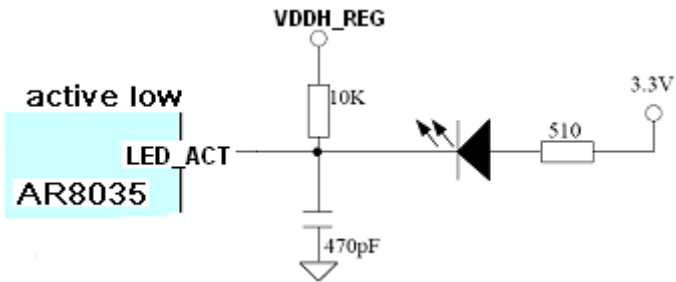
CoM-T335X 板载有 1 路高速 10/100/1000M 自适应以太网 PHY, 通过引出 CPU 的 EMAC 外部集成 PHY 就可以支持 10/100/1000M 以太网卡。同时核心板还引出一路 EMAC 信号到 B2B，用户可以根据需要底板再加一个 10/100/1000M 的 PHY，以支持 2 路千兆以太网口。对于核心板集成 PHY 信号，GE 以太网引出 4 对差分信号和 2 个状态指示灯信号，底板只需要和网络变压器连接后，直接输出到 RJ45 网络接口。以太网的特点如下：

- 兼容 IEEE 802.3 协议，传输速率有 10Mbps、100Mbps 和 1000Mbps
- 可全双工或半双工运行
- 支持快速以太网 PHY 设备，通过 RGMII、GMII 分别以 125M、50MHz 和 25MHz 时钟输出
- 可编程 MAC 地址
- 支持 IEEE1588 框架
- 有状态和速度指示灯

管脚	信号名称	类型	功能说明	有效性
千兆以太网 GE (核心板集成 PHY)				
13	ETH_TD1+	AO	GE 以太网发送 TXN	有效
14	ETH_TD1-	AO	GE 以太网发送 TXP	有效

15	ETH_TD2+	AO	GE 以太网发送 TXN	有效
16	ETH_TD2-	AO	GE 以太网发送 TXP	有效
17	ETH_RD1+	AI	GE 以太网接收 RXN	有效
18	ETH_RD1-	AI	GE 以太网就收 RXP	有效
19	ETH_RD2+	AI	GE 以太网接收 RXN	有效
20	ETH_RD2-	AI	GE 以太网就收 RXP	有效
23	LED_LINK_10_100	OD	以太网 10/100M 链接指示灯	注释 1
24	LED_LINK_1000M	OD	以太网 1000M 链接指示灯	注释 1
22	ETH_ACT	OD	以太网反馈和速度状态指示灯	注释 1

设计注意点：这几个指示灯信号是低电平有效，因此如果让 RJ45 上面的 LED 亮起，需要在 RJ45LED 上上拉 330ohm ~ 1K 的电阻到 RGMII_VDD (2.5V)，如下图所示：



需要注意的是：

- (1) LED_LINK10_100 和 LED_LINK_1000 必须是同样的配置，否则会影响 PHY 工作状态，同时我们强烈建议底板的 RJ45 尽量用 1000M 兼容的 RJ45，而不要用 100M 的 RJ45。
- (2) 同时我们强烈建议用户如果只是复位用，那么用 P53 管脚的 CPU_WARM_RESET_IO_N 信号作为外部所有设备的复位，也可以作为按钮复位用，不建议用 P52 管脚的 BT_USER_IN_N 复位信号，因为该信号是冷启动，可能会导致核心板上面的千兆 PHY 芯片找不到。

同时核心板引出一路 EMAC 信号即 AM335X CPU 的第二路 RGMII 信号到 B2B, 供客户配置为第二路千兆以太网接口，信号如下：

管脚	信号名称	类型	功能说明	有效性
千兆以太网 EMAC RGMII/MII 信号				
P111	RGMII2_TXE	IO	RGMII2 发送使能信号	有效
P112	RGMII2_RXDV	IO	RGMII2 接受使能信号	有效
P113	RGMII2_TXD3	IO	RGMII2 发送数据 3	有效
P114	RGMII2_TXD2	IO	RGMII2 发送数据 2	有效
P115	RGMII2_TXD1	IO	RGMII2 发送数据 1	有效
P116	RGMII2_TXD0	IO	RGMII2 发送数据 0	有效
P117	RGMII2_TXCLK	IO	RGMII2 发送时钟输出	有效

P118	RGMII2_RXCLK	IO	RGMII2 接收时钟输出	有效
P119	RGMII2_RXD3	IO	RGMII2 接收数据 3	有效
P120	RGMII2_RXD2	IO	RGMII2 接收数据 2	有效
P1	RGMII2_RXD1	IO	RGMII2 接收数据 1	有效
P2	RGMII2_RXD0	IO	RGMII2 接收数据 0	有效
P109	MDIO2_CLK	O	RGMII2 MDIO 时钟输出	无效，缺省为 GPMC_CLK
P110	MDIO2_DATA	IO	RGMII2 MDIO 数据输入输出	无效，缺省为 GPMC_CS3

设计注意点：如果用户想要用第二路千兆以太网 EMAC 配置成 RGMII 或 MII 模式，那么底板需要扩展一个 PHY 芯片，PHY 复位信号输入用 CPU 热复位输出信号 CPU_WARM_RESET_OUT_N（请看本文档复位部分）

2.2.5 MMC/eMMC/SD/SDIO

AM335X 支持 3 路 SD/MMC：MMC0/1/2，其中 MMC0 用于普通的 SD 卡通道，MMC1 如果用户需要，可以外部集成大容量的 eMMC，根据 AM335X 手册，MMC0 只能支持不超过 4GB 空间的 eMMC，而 MMC1 可以支持超过 4GB 的 eMMC。MMC0 和 MMC1 的电平都兼容 3.3V，MMC2 是 1.8V 电平，他们各自的接口位置是：

管脚	信号名称	类型	功能说明	是否需要上拉	有效性（缺省配置）
SD/MMC0(缺省用于 SD 卡)					
26	MMC0_CLK	O	SD 卡时钟	否	有效
25	MMC0_CMD	O	SD 卡命令	否	有效
28	MMC0_DAT0	IO	SD 数据信号 0	否	有效
27	MMC0_DAT1	IO	SD 数据信号 1	否	有效
30	MMC0_DAT2	IO	SD 数据信号 2	否	有效
29	MMC0_DAT3	IO	SD 数据信号 3	否	有效
31	MMC0_CDn	I	SD 卡插入监测信号	是（10K 电阻）	有效
SD/MMC1					
92	MMC1_CLK	O	SD1 时钟	否	无效，缺省为 GPMC_CS1N
91	MMC1_CMD	O	SD1 命令	注释 1	无效，缺省为 GPMC_CS2N
93	MMC1_DAT0	IO	SD1 数据信号 0	注释 1	无效，缺省为 GPMC_AD0
94	MMC1_DAT1	IO	SD1 数据信号 1	注释 1	无效，缺省为 GPMC_AD1
95	MMC1_DAT2	IO	SD1 数据信号 2	注释 1	无效，缺省为 GPMC_AD2
96	MMC1_DAT3	IO	SD1 数据信号 3	注释 1	无效，缺省为 GPMC_AD3
97	MMC1_DAT4	IO	SD1 数据信号 4	注释 1	无效，缺省为 GPMC_AD4
98	MMC1_DAT5	IO	SD1 数据信号 5	注释 1	无效，缺省为 GPMC_AD5
99	MMC1_DAT6	IO	SD1 数据信号 6	注释 1	无效，缺省为 GPMC_AD6
100	MMC1_DAT7	IO	SD1 数据信号 7	注释 1	无效，缺省为 GPMC_AD7
SD/MMC2					

109	MMC2_CLK	O	SD2 时钟	否	无效,缺省为 GPMC_CLK
110	MMC2_CMD	O	SD2 命令	否	无效,缺省为 GPMC_CS3N
108	MMC2_DAT0	IO	SD2 数据信号 0	否	无效,缺省为 GPMC_AD12
107	MMC2_DAT1	IO	SD2 数据信号 1	否	无效,缺省为 GPMC_AD13
105	MMC2_DAT2	IO	SD2 数据信号 2	否	无效,缺省为 GPMC_AD15
106	MMC2_DAT3	IO	SD2 数据信号 3	否	无效,缺省为 GPMC_AD14

设计注意点:

- (1) MMC0 缺省作为 SD 卡使用, 用于烧写程序, MMC1 可以配置为 EMMC 通道, eMMC 芯片协议不能超过 4.5, 单速率 eMMC 支持
- (2) MMC2 信号电平是 1.8V, 在设计之前务必注意电平兼容性
- (3) 由于核心板缺省配置是 NAND FLASH, 所以 GPMC_AD0~AD7 作为 FLASH 的数据通道, 如果用户想要用这些 GPMC 数据总线, 那么建议外部设备的上电滞后于 CPU 的上电速度, 也就是等 CPU 从 FLASH 启动成功后, 再去设置外部设备的电源, 在 bootloader 里面配置。

2.2.6 USB2.0 OTG

CoM-T335X 引出 1 路 USB OTG 高速接口, 是 AM335X 处理器直接引出的 USB1 OTG 通道, 具备以下特点:

- 支持 USB OTG 高速(480Mbps), 全速(12Mbps)和低速(1.5Mbps)
- 符合 USB2.0 OTG 协议
- 支持所有传输模式(控制, 中断, 同步等)

管脚	信号名称	类型	功能说明	有效性
5	USB1_VBUS	P	VBUS 电源输入, 建议用 5V	一直有效
12	USB1_DRVVBUS	DO	VBUS 电源使能输出	一直有效
7	USB1_DP	AIO	USB1 数据 D+	一直有效
8	USB1_DM	AIO	USB1 数据 D-	一直有效
6	USB1_ID	AI	USB1 主从识别	一直有效

设计注意点:

- (1) USB1_ID 在低电平时, USB 做为 Host; 高电平时, ID 引脚被拉至 3.3V 电压, USB 做为 Device, 由于 CPU 内部直接对 VBUS 供电, 因此 ID 的输入由 CPU 自行判断对 VBUS 的供电, 对于外部 USB mini AB 接口, 建议通过一个二极管做一个 5V 电源供应, 通过一个 MOS 管和一个 GPIO 来控制 5V mini USB AB 口的电源供应, 同时对 OTG_VBUS 的输入电源, 并接一个 10uF~100uF 以上的电容, 具体参考 SBC-T335X 的设计原理图;
- (2) USB1_ID 电平范围 0~1.8V, 因此设计时候务必注意上拉电平范围

2.2.7 USB2.0 HOST

CoM-T335X 引出 1 路高速 USB Host 接口，是直接来自 AM335X 处理器内部引出的 USB0 通道，在核心板上将 USB0_ID 强制拉低到 GND，将 USB0 配置为 Host 模式。USB2.0 HOST 有如下特点：

- 符合 EHCI(最高 480Mbps)
- 兼容 OHCI 和 USB2.0 标准

管脚	信号名称	类型	功能说明	有效性
9	USB_VBUS	P	直接外部接 5V	一直有效
10	USB_DP	AIO	USB Host 数据 D+	一直有效
11	USB_DM	AIO	USB Host 数据 D-	一直有效

注意：对于工业应用，建议对 DM,DP 信号做 EMC 处理，同时做 ESD 保护，该 USB 信号是高速信号，外部无需下拉电阻和电容

2.2.8 并行视频图像输出 DSS 接口

COM-T335X 引出 1 路 24 位的并行视频图像输出接口，支持多种形式显示 LCD，比如 STN,CSTN,TFT 等，也可以通过外部加载 HDMI/LVDS/VGA 芯片，以支持 HDMI/LVDS/VGA 等模式的视频信号输出。AM335X 的 LCD 控制器有如下特点：

- 24-bit RGB(DOCK)模式和 24-bit 系统模式
- 支持最高 1440x960 高清分辨率显示
- 支持 3D 图形渲染显示和 2D 图形加速显示 (CPU 只能是 AM3354,3358 和 AM3359)
- 可在驱动层面设置不同层数的图像显示，从而在显示屏上显示不同的内容

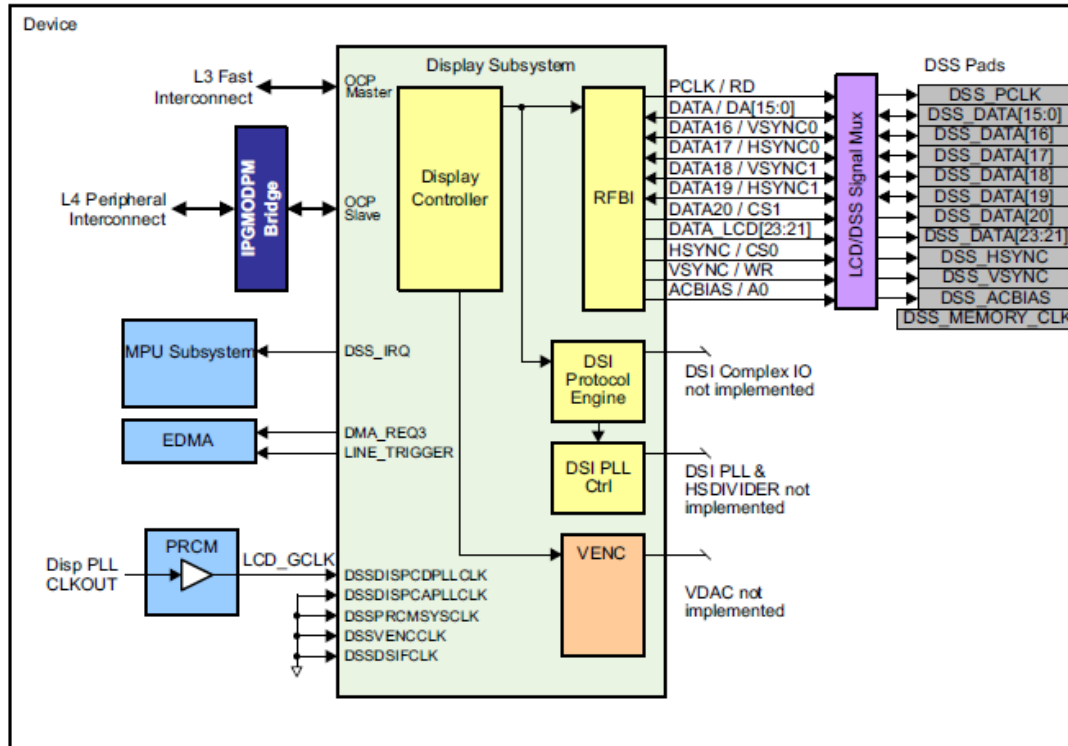
但是 AM3X DSS 子系统不支持如下类型显示：

Table 13-1. Unsupported Display Subsystem Features

Feature	Reason
FiatLink Serial Display	SDI Complex I/Os not implemented
MIPI Serial Displays	DSI Complex I/Os not implemented
NTSC/PAL Displays	Video DAC not implemented
Rotation/Mirroring	No SDRAM rotation engine implemented on device

DSS 功能框图如下图所示：

Figure 13-1. DSS Integration



DSS 部分在 B2B 上面的信号位置如下表格所示：

管脚	信号名称	类型	功能说明	有效性
101	DSS_DAT23	IO	LCD 数据信号 23	无效, 配置为 GPMC_AD8
102	DSS_DAT22	IO	LCD 数据信号 22	有效,配置为 GPMC_AD9
103	DSS_DAT21	IO	LCD 数据信号 21	有效,配置为 GPMC_AD10
104	DSS_DAT20	IO	LCD 数据信号 20	有效,配置为 GPMC_AD11
108	DSS_DAT19	IO	LCD 数据信号 19	有效,配置为 GPMC_AD12
107	DSS_DAT18	IO	LCD 数据信号 18	有效,配置为 GPMC_AD13
105	DSS_DAT17	IO	LCD 数据信号 17	有效,配置为 GPMC_AD14
106	DSS_DAT16	IO	LCD 数据信号 16	有效,配置为 GPMC_AD15
85	DSS_DAT15	IO	LCD 数据信号 15	有效
84	DSS_DAT14	IO	LCD 数据信号 14	有效
83	DSS_DAT13	IO	LCD 数据信号 13	有效
82	DSS_DAT12	IO	LCD 数据信号 12	有效
81	DSS_DAT11	IO	LCD 数据信号 11	有效
80	DSS_DAT10	IO	LCD 数据信号 10	有效
79	DSS_DAT8	IO	LCD 数据信号 8	有效
78	DSS_DAT9	IO	LCD 数据信号 9	有效
77	DSS_DAT7	IO	LCD 数据信号 7	有效
76	DSS_DAT6	IO	LCD 数据信号 6	有效
75	DSS_DAT4	IO	LCD 数据信号 4	有效

74	DSS_DAT5	IO	LCD 数据信号 5	有效
73	DSS_DAT3	IO	LCD 数据信号 3	有效
72	DSS_DAT2	IO	LCD 数据信号 2	有效
71	DSS_DAT1	IO	LCD 数据信号 1	有效
70	DSS_DAT0	IO	LCD 数据信号 0	有效
66	DSS_DEN	IO	LCD 数据使能位输出	有效
68	DSS_VSYNC	IO	LCD 场同步信号输出	有效
67	DSS_HSYNC	IO	LCD 行同步信号输出	有效
69	DSS_PCLK	IO	LCD 像素时钟信号输出	有效

设计注意点：

- (1) LCD_D0~D15 这部分信号在上电的瞬间，用于判断 CPU BOOT 的顺序、时钟源、ECC 等初始化参数，所以在核心板上均作了相应的上拉或下拉配置，如果用户想把这部分用于除 LCD 之外的功能口，强烈建议上电时序必须在系统初始化完成后，也就是外部设备的上电必须等 CPU UBOOT 初始化完成后，在 UBOOT 里面使能外部设备的电源，从而对这部分信号进行另作配置，否则电源如果同步上电，或导致系统初始化失败从而导致无法从 SD 卡、NAND 等成功启动。
- (2) 如果外部液晶屏或显示屏只需要 16 位模式 (RGB5:6:5 模式)，那么 DSS_D16~D23 基本是不需要用的，建议可以将这几路信号配置为 GPMC 总线的高 8 位、或配置为 MMC1 信号或 GPIO
- (3) 要注意 GPMC_AD8~AD15 都是 1.8V 电平，设计的时候务必注意!!!!

2.2.9 异步总线 GPMC 输入输出接口

COM-T335X 引出 1 路 16 位的异步 GPMC 总线接口（地址和数据线分开）GPMC_AD0~AD15 以及 12 位的地址信号线 GPMC_A0~A11，同时引出 3 个片选信号、读写控制信号、异步时钟输出，关于 GPMC 总线的说明如下：

- 支持 SRAM 格式的外部各类存储设备，比如 NOR、NAND FLASH 等
- 支持 SRAM 格式外部总线设备，比如 AD 设备、FPGA 和 ASIC 设备等
- 输出的数据读写时钟和内部总线时钟保持一致

由于这部分管脚大多复用，因此信号定义在缺省配置不一定是 GPMC，需要额外单独配置才可以，具体如下：

管脚	信号名称	类型	功能说明	有效性和核心板配置说明
106	GPMC_AD15	IO	GPMC 数据信号 15	有效 (1.8V)
105	GPMC_AD14	IO	GPMC 数据信号 14	有效 (1.8V)
107	GPMC_AD13	IO	GPMC 数据信号 13	有效 (1.8V)
108	GPMC_AD12	IO	GPMC 数据信号 12	有效 (1.8V)
104	GPMC_AD11	IO	GPMC 数据信号 11	有效 (1.8V)
103	GPMC_AD10	IO	GPMC 数据信号 10	有效 (1.8V)
102	GPMC_AD9	IO	GPMC 数据信号 9	有效 (1.8V)

101	GPMC_AD8	IO	GPMC 数据信号 8	有效 (1.8V)
100	GPMC_AD7	IO	GPMC 数据信号 7	有效
99	GPMC_AD6	IO	GPMC 数据信号 6	有效
98	GPMC_AD5	IO	GPMC 数据信号 5	有效
97	GPMC_AD4	IO	GPMC 数据信号 4	有效
96	GPMC_AD3	IO	GPMC 数据信号 3	有效
95	GPMC_AD2	IO	GPMC 数据信号 2	有效
94	GPMC_AD1	IO	GPMC 数据信号 1	有效
93	GPMC_AD0	IO	GPMC 数据信号 0	有效
3	GPMC_OEN	IO	GPMC 数据输出使能信号, 低电平有效	有效
4	GPMC_WEN	IO	GPMC 数据写势能信号, 低电平有效	有效
92	GPMC_CS1N	IO	GPMC 物理地址片选 1 信号, 低电平有效	有效
91	GPMC_CS2N	IO	GPMC 物理地址片选 2 信号, 低电平有效	有效
110	GPMC_CS3N	IO	GPMC 物理地址片选 3 信号, 低电平有效	有效
111	GPMC_A0	IO	GPMC 地址信号 0	无效, 缺省配置成了 RGMII2_TXE
112	GPMC_A1	IO	GPMC 地址信号 1	无效, 缺省配置成了 RGMII2_RXDV
113	GPMC_A2	IO	GPMC 地址信号 2	无效, 缺省配置成了 RGMII2_TXD3
114	GPMC_A3	IO	GPMC 地址信号 3	无效, 缺省配置成了 RGMII2_TXD2
115	GPMC_A4	IO	GPMC 地址信号 4	无效, 缺省配置成了 RGMII2_TXD1
116	GPMC_A5	IO	GPMC 地址信号 5	无效, 缺省配置成了 RGMII2_TXD0
117	GPMC_A6	IO	GPMC 地址信号 6	无效, 缺省配置成了 RGMII2_TXCLK
118	GPMC_A7	IO	GPMC 地址信号 7	无效, 缺省配置成了 RGMII2_RXCLK
119	GPMC_A8	IO	GPMC 地址信号 8	无效, 缺省配置成了 RGMII2_RXD3
120	GPMC_A9	IO	GPMC 地址信号 9	无效, 缺省配置成了 RGMII2_RXD2
1	GPMC_A10	IO	GPMC 地址信号 10	无效, 缺省配置成了 RGMII2_RXD1
2	GPMC_A11	IO	GPMC 地址信号 11	无效, 缺省配置成了 RGMII2_RXD0
109	GPMC_CLK	IO	GPMC 总线时钟输出	有效

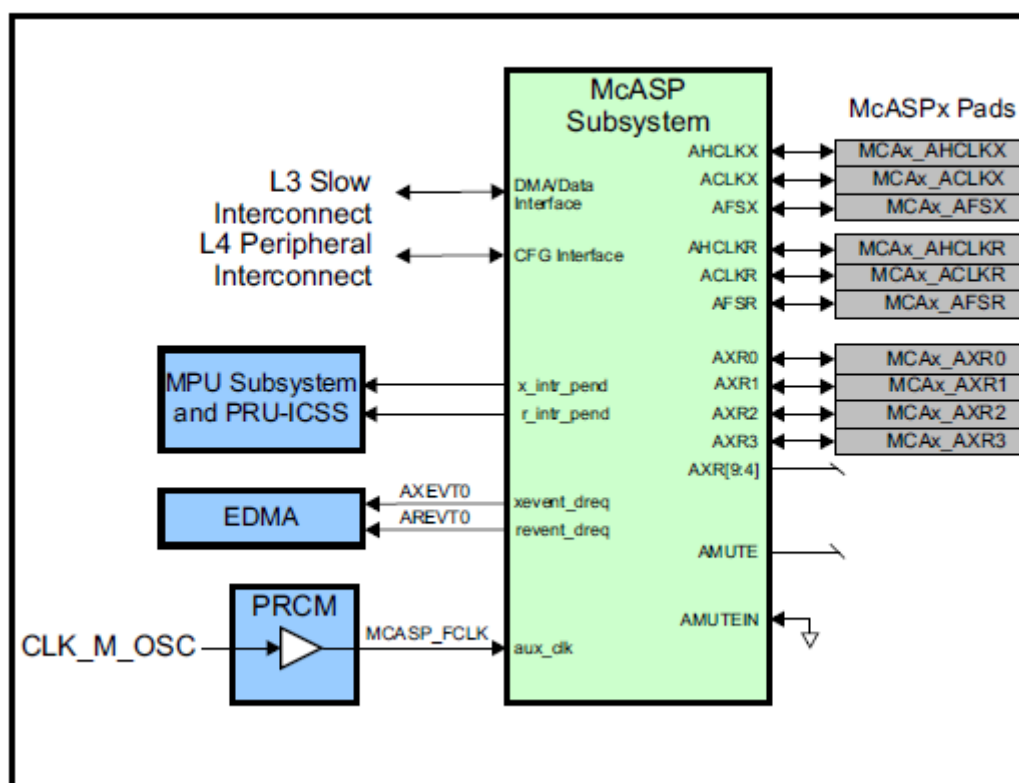
设计注意点:

- (1) 如果用户想要用 GPMC 总线, 务必仔细阅读缺省配置说明
- (2) 如果想要用到 16 位宽度数据总线, 那么需要在 Linux 驱动配置表里面将 DSS_DATA16~23 配置为 GPMC_AD8~AD15
- (3) 如果要用到多位地址线, 那么需要在 Linux 驱动配置表里面将其配置为 GPMC_A0~A11, 否则缺省是 RGMII2 EMAC 信号管脚
- (4) 由于 GPMC_AD0~AD7 是核心板 NAND 复用的, 因此如果要用这些信号, 外部设备的上电时序必须要进行延迟, 等系统 BOOT 程序启动后再去启动外部 设备电源, 否则会引起 NAND/EMMC 启动失败

2.2.10 增强的多通道缓冲串行音频接口 McASP

COM-T335X 核心板集成一路 McASP, 将其配置成了 I2S, 和飞思卡尔的 SGTL5000 连接, 支持 Headphone 信号输出和 MIC 输入, 同时引出 1 路全功能的增强的多通道缓冲串行音频接口 McASP0 用于特殊客户的需要, 比如不需要使用核心板集成的声卡, 而需要通过 McASP0 扩展自己的音频芯片, 可和外部各类串行设备通信连接, 比如 DSP 多通道缓冲串口、各类 CODEC 音频设备、SONY 飞利浦的 EDIF 芯片等, 支持各类增强的 56300 家族的 EIS 同步串行音频设备以及 56000 的同步串行设备, 这部分的核心板框图如下图所示:

Figure 24-1. McASP0-1 Integration



基本性能特点如下所示:

Features of the McASP include:

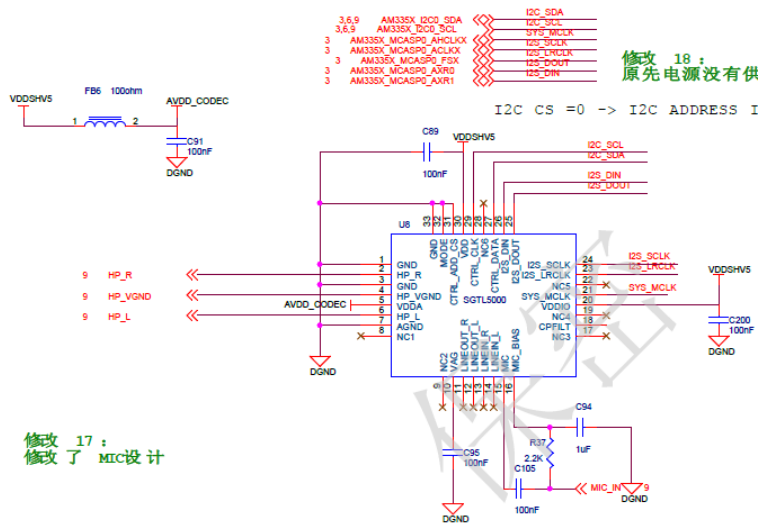
- Two independent clock generator modules for transmit and receive.
 - Clocking flexibility allows the McASP to receive and transmit at different rates. For example, the McASP can receive data at 48 kHz but output up-sampled data at 96 kHz or 192 kHz.
- Independent transmit and receive modules, each includes:
 - Programmable clock and frame sync generator.
 - TDM streams from 2 to 32, and 384 time slots.
 - Support for time slot sizes of 8, 12, 16, 20, 24, 28, and 32 bits.
 - Data formatter for bit manipulation.
- Individually assignable serial data pins (up to 6 pins).
- Glueless connection to audio analog-to-digital converters (ADC), digital-to-analog converters (DAC), codec, digital audio interface receiver (DIR), and S/PDIF transmit physical layer components.
- Wide variety of I2S and similar bit-stream format.
- Integrated digital audio interface transmitter (DIT) supports (up to 10 transmit pins):
 - S/PDIF, IEC60958-1, AES-3 formats.
 - Enhanced channel status/user data RAM.
- 384-slot TDM with external digital audio interface receiver (DIR) device.
 - For DIR reception, an external DIR receiver integrated circuit should be used with I2S output format and connected to the McASP receive section.
- Extensive error checking and recovery.
 - Transmit underruns and receiver overruns due to the system not meeting real-time requirements.
 - Early or late frame sync in TDM mode.
 - Out-of-range high-frequency master clock for both transmit and receive.

CoM-T335X 引出的 McASP0 通道是信号复用的，管脚具体如下：

管脚	信号定义	功能说明	有效性
P85	McASP0_AHCLKx	音频主频发送时钟输出	无效，缺省配置为 LCD_DATA15
P81	McASP0_AHCLKR	音频主频接收时钟输出	无效，缺省配置为 LCD_DATA11
P83	McASP0_FSR	接收帧同步输出	无效，缺省配置为 LCD_DATA13
P82	McASP0_ACLKR	接收串行 bit 信号时钟输出	无效，缺省配置为 LCD_DATA12
P80	McASP0_AXR0	接发送 0 通道数据输入输出	无效，缺省配置为 LCD_DATA10
P79	McASP0_FSX	发送帧同步输出	无效，缺省配置为 LCD_DATA9
P84	McASP0_AXR1	接发送 1 通道数据输入输出	无效，缺省配置为 LCD_DATA14
P81	McASP0_AXR2	接发送 2 通道数据输入输出	无效，缺省配置为 LCD_DATA11
P78	McASP0_ACLKX	发送串行 bit 信号时钟输出	无效，缺省配置为 LCD_DATA8
P31	McASP0_AXR3	接发送 2 通道数据输入输出	无效，缺省配置为 MMC0_CDN

设计注意点：

- (1) 核心板已经将 McASP0 配置成了 I2S，同时接了一个 SGT15000 音频 Codec 芯片，如果客户想要用 McASP0 音频通道到底板其他音频芯片，必须作出 I2C 上面的配置，或者直接移走核心板上的音频芯片



(2) 果要将多通道缓冲串行音频 McASP0 和 DSP 类型或其他设备连接，务必注意各个信号的定义匹配要求，参考上图中的原理图

2.2.11 UART 串口

COM-T335X 核心板引出总共 5 个 UART 信号，其中 UART0 缺省配置为 DEBUG 串口，由于这部分信号从 CPU 出来后，大多数都是软件可编程，复用为其他信号，比如 CAN0/1,I2C1、普通 GPIO 等，所以在使用前，务必比较清楚这部分信号定义在 CPU 上面的缺省配置（有效性），具体的 UART 信号管脚定义为：

序号	B2B 管脚	信号定义	信号类型	有效性
UART0				
1	P44	UART0_RXD	I	有效，配置为 debug 端口
2	P43	UART0_TXD	O	有效，配置为 debug 端口
3	P39	UART0_CTSN	O	无效，缺省配置为 UART4_RXD
4	P40	UART0_RTSN	I	无效，缺省配置为 UART4_TXD
UART1				
1	P46	UART1_TXD	O	有效
2	P47	UART1_RXD	I	有效

3	P42	UART1_RTSN	I	无效, 缺省配置为 CAN0_RX
4	P41	UART1_CTSN	O	无效, 缺省配置为 CAN0_TX
UART2				
1	P47	UART2_RXD	I	有效
1	或 P26	UART2_RXD	IO	无效, 缺省配置 MMC0_CLK
2	P48	UART2_TXD	O	有效
2	或 P25	UART2_TXD	IO	无效, 缺省配置 MMC0_CMD
UART3				
1	P51	UART3_RXD	IO	有效
1	或 P27	UART3_RXD	IO	无效, 缺省配置 MMC0_DAT0
2	P38	UART3_TXD	IO	有效
1	或 P28	UART3_TXD	IO	无效, 缺省配置 MMC0_DAT1
UART4				
1	P39	UART4_RXD	I	有效, 有的系统配置为 CAN1_TX
2	P40	UART4_TXD	O	有效, 有的系统配置为 CAN1_RX

设计注意点: (1) 缺省情况下, UART4 在 Linux 系统里面有时候会配置为 CAN1 端口, 因此使用之前务必仔细核实。

(2) 单位情况下, 上述管脚只能配置一种状态信号, 不能两种信号同时配置!

(3) 工业现场情况下, 建议对上述 UART 信号输入输出都做有效的电磁隔离或光耦隔离

(4) UART0 是 debug 口, 如果想在系统层面做一般串口用, 建议在 uboot 层面屏蔽系统 debug 功能, 否则会影响系统正常启动

2.2.12 CAN 总线接口

CoM-T335X 核心板引出 2 路兼容 CAN 2.0 A/B 协议的总线接口信号, 具体的 CAN 信号为:

序号	B2B 核心板输出管脚	信号定义	信号类型	有效性 (缺省配置)
----	-------------	------	------	------------

CAN0				
1	P42	CAN0 RX	I	有效
2	P41	CAN0 TX	O	有效
CAN1				
1	P39	CAN1 TX	O	有效
2	P40	CAN1 RX	I	有效

设计注意点：这两个 CAN 口在缺省 Linux 驱动下面已经配置完成，在恶劣工业环境下，建议外部做有效的电磁隔离和电平转换，这两个 CAN 口当前电平范围为 0~3.3V

2.2.13 高速 I2C 串行通信接口

CoM-T335X 核心板引出 3 路高速 I2C 串行通信信号：I2C0~I2C2，具有如下特点：

- 最高速度 400kbps
- 兼容增强的 I2C 和普通的 I2C 协议，支持高达 128 个外部设备

由于核心板引出的 3 路 I2C 信号和其他 GPIO 资源都是复用的，具体如下：

B2B 管脚	I2C 信号定义	IO 类型	有效性
I2C0			
P36	I2C0_SCL 时钟信号输出	O	一直有效,核心板上用其初始化电源管理芯片配置，不可更改
P37	I2C0_SDA 数据信号输入输出	IO	一直有效,核心板上用其初始化电源管理芯片配置，不可更改
I2C1			
P40 或 P50	I2C1_SCL 时钟信号输出	IO	P40 无效，配置为 UART4_RX P50 可以配置
P39	I2C1_SDA 数据信号输入输出	IO	无效，配置为 UART4_TX
I2C2			
P42	I2C2_SCL 时钟信号输出	O	无效，配置为 CAN0_RX

或 P48	I2C2_SCL 时钟信号输出	O	无效，配置为 UART2_TXD
P41	I2C2_SDA 数据信号输入输出	IO	无效，配置为 CAN0_TX
或 P47/P49	I2C2_SDA 数据信号输入输出	IO	无效，配置为 SPI0_SCLK 或 SPI0_D1

设计注意点：

- (1) I2C0 核心板用于配置电源管理芯片初始化参数用，因此禁止软件编程为其他功能口，同时核心板已经上拉 2.2K 电阻，如果需要使用，那么底板不需要再次上拉！
- (2) I2C1 和 I2C2 可以配置实用，缺省配置为其他功能口，如果要使用，那么建议上拉 2.2K~4.7K 电阻，尤其是运行高速模式，那么上拉电阻不能超过 4.7K

2.2.14 增强的高速多通道同步串行口 MCSPI

CoM-T335X 核心板引出 1 路增强的高速多通道 MCSPI 串行通信接口:SPI0，最高速度达到 50Mbps，由于核心板引出的 1 路 MCSPI 信号和其他 GPIO 资源都是复用的，因此使用之前务必仔细阅读下面表格配置以及 AM335X 相关信号配置，这部分管脚具体如下：

B2B 管脚	信号定义	IO 类型	有效性（缺省配置）
SPI0			
P47	SPI0 SCLK	IO	无效，缺省配置为 UART2_RXD
P48	SPI0 MISO	IO	无效，缺省配置为 UART2_TXD
P49	SPI0 MOSI	IO	有效，允许编程为其他功能
P50	SPI0 CS0	IO	有效，允许编程为其他功能
P51	SPI0 CS1	IO	无效，缺省配置为 UART3_RXD

设计注意点：当前缺省配置下，SPI0 是无效的，如果想要用 SPI0 扩展功能，建议在 Linux 内核里面做配置

2.2.15 脉冲宽度调制 PWMSS 信号输出

AM335X 集成 PWM 子系统 PWMSS，最高支持 6 个 eHRPWM，具备如下特点：

Features

The general features of the PWMSS are:

eHRPWM

- Dedicated 16 bit time-base with Period / Frequency control
- Can support 2 independent PWM outputs with Single edge operation
- Can support 2 independent PWM outputs with Dual edge symmetric operation
- Can support 1 independent PWM output with Dual edge asymmetric operation
- Supports Dead-band generation with independent Rising and Falling edge delay control
- Provides asynchronous over-ride control of PWM signals during fault conditions
- Supports "trip zone" allocation of both latched and un-latched fault conditions
- Allows events to trigger both CPU interrupts and start of ADC conversions
- Support PWM chopping by high frequency carrier signal, used for pulse transformer gate drives.
- High-resolution module with programmable delay line.
 - Programmable on a per PWM period basis.
 - Can be inserted either on the rising edge or falling edge of the PWM pulse or both or not at all.

eCAP

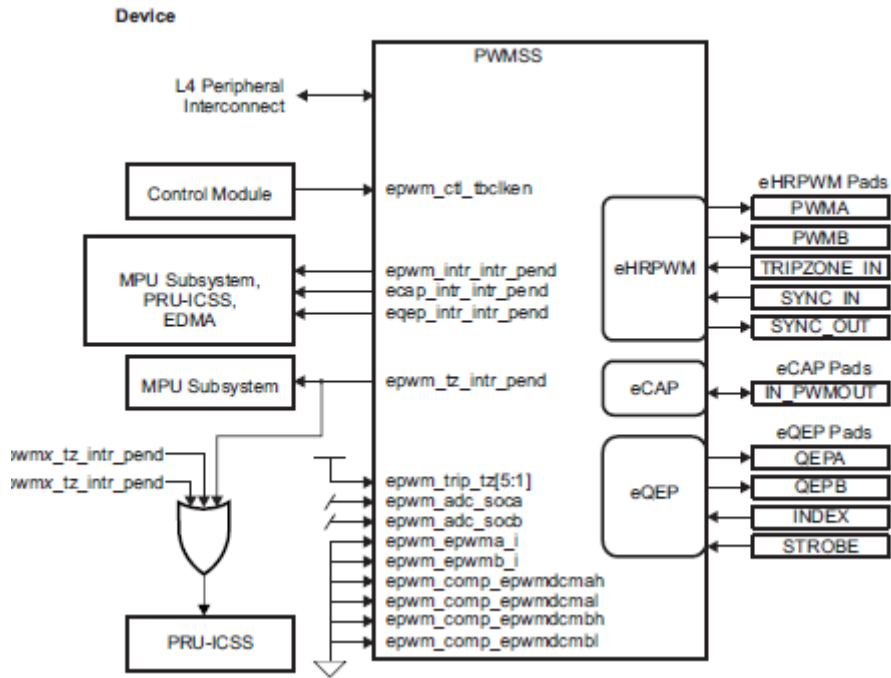
- Dedicated input Capture pin
- 32 bit Time Base (counter)
- 4 x 32 bit Time-stamp Capture registers (CAP1-CAP4)
- 4 stage sequencer (Mod4 counter) which is synchronized to external events (ECAPx pin edges)
- Independent Edge polarity (Rising / Falling edge) selection for all 4 events
- Input Capture signal pre-scaling (from 1 to 16)
- One-shot compare register (2 bits) to freeze captures after 1 to 4 Time-stamp events
- Control for continuous Time-stamp captures using a 4 deep circular buffer (CAP1-CAP4) scheme
- Interrupt capabilities on any of the 4 capture events

eQEP

- Input Synchronization
- Quadrature Decoder Unit
- Position Counter and Control unit for position measurement
- Quadrature Edge Capture unit for low speed measurement
- Unit Time base for speed/frequency measurement
- Watchdog Timer for detecting stalls

即既可以配置为 PWM 信号输出，也可以配置为高精度的信号捕获管脚，同时还可以作为 eQEP (Quadrature decode Unit) 使用，功能强大，处理器的 PWMSS 子系统基本原理如下图所示：

Figure 20-1. PWMSS Integration



CoM-T335X 引出共 6 个 PWM 信号，由于这部分的管脚都是复用的，具体根据系统配置确定，如下：

管脚	信号名称	类型	功能说明	有效性
P3	TIMER6 定时器 6	O	PWM 通道 6	无效,缺省配置 GPMC_OEN
P4	TIMER6 定时器 6	O	PWM 通道 6	无效, 缺省配置 GPMC_WEN
P29	TIMER5 定时器 5	O	PWM 通道 5	无效, 缺省配置 MMC0_DAT3
P36	TIMER7 定时器 7	O	PWM 通道 7	无效, 缺省配置 I2C0_SCL
P37	TIMER4 定时器 4	O	PWM 通道 4	无效, 缺省配置 I2C0_SDA
P38	eCAP0_IN_PWM0_OUT	O	PWM 通道 0	无效, 缺省配置 MMC0_CDN
P39	TIMER7 定时器 7	I	PWM 通道 7	无效, 缺省配置 UART4_RXD
P41	TIMER6 定时器 6	O	PWM 通道 6	无效, 缺省配置 CAN0_TX
P43	eCAP1_IN_PWM1_OUT	I	PWM 通道 1	无效, 缺省配置 UART0_TXD
或 P51	eCAP1_IN_PWM1_OUT	I	PWM 通道 1	无效, 缺省配置 UART3_RXD
P44	eCAP2_IN_PWM2_OUT	O	PWM 通道 2	无效, 缺省配置 UART0_RXD
P57	eCAP2_IN_PWM2_OUT	O	PWM 通道 2	可以配置有效
P47	eHRPWM0A	O	PWM 通道 0A	无效, 缺省配置 UART2_RXD
P48	eHRPWM0B	O	PWM 通道 0B	无效, 缺省配置 UART2_TXD
P49	eHRPWM0_tripzone_input	I	PWM 通道 0	无效, 缺省配置 GPIO

设计注意点：核心板已将 CPU 的几乎所有 PWM 信号、eCAP 信号和 eQEP 信号引出，由于所有管脚都是信号复用的，所以如果需要用 PWM、eCAP 或 eQEP 功能，务必仔细阅读上述管脚说明配置以及 AM335X 处理器技术手册有关 PWMSS 部分

2.2.16 模拟量输入通道 ADC

CoM-T335X 核心板引出 6 路模拟量信号输入接口，其中 AIN0~AIN3 缺省配置为 4 线触摸屏屏用，精度为 12 位，电平范围是 0~1.8V，这部分信号不可复用，管脚具体如下：

B2B 管脚	信号定义	IO 类型	有效性（缺省配置）
AD0			
P61	AD0_IN0	AIN	有效，模拟量输入通道 0 第一路，缺省为电阻触摸屏 X+
P62	AD0_IN1	AIN	有效，模拟量输入通道 0 第二路，缺省为电阻触摸屏 X-
P63	AD0_IN2	AIN	有效，模拟量输入通道 0 第三路，缺省为电阻触摸屏 Y+
P64	AD0_IN3	AIN	有效，模拟量输入通道 0 第四路，缺省为电阻触摸屏 Y-
P59	AD0_IN4	AIN	有效，模拟量输入通道 0 第 5 路
P60	AD0_IN5	AIN	有效，模拟量输入通道 0 第 6 路

设计注意点：注意电平范围是 0~1.8V

2.2.17 可编程的 GPIO

CoM-T335X 引出的管脚，除已经强制配置完成的 ETH 以太网差分对、USB OTG、USB Host、GPMC_AD0~AD7、模拟信号输入，电源和地管脚、复位信号输出管脚、I2C0 信号之外，其余信号均可以根据用户自己的外部设备需要，在 Linux 系统层面配置为通用的 GPIO 功能，关于 GPIO 的位号，具体请看本文档 B2B 接口信号定义部分，除 **GPMC_AD8~AD15、模拟量输入 AIN0~AIN5、USB1_ID 是 1.8V** IO 电平之外，其他所有 GPIO 管脚电平均是 0~3.3V，均可以配置为中断模式、输入输出模式。设计时候要注意的是：如果作为数字量输入输出，在工业环境下，强烈建议进行光耦或电磁隔离。

2.2.18 电源输入

CoM-T335X 支持 3.5V~4.2V 直流电源供电方式和一个 3.0~3.2V 之间的 RTC 实时时钟

电源输入，电源管脚配置如下：

管脚	电源名称	类型	功能说明	范围
P88, P89	VBAT 直流输入	P	主供电电压，在 1G 速度下，电流不得小于 1A	3.5V~4.2V 之间，建议用 3.6V 稳压 DC 输入
P87	3.0V 后备 RTC 输入	P	实时时钟电压，范围不得超过 3.3V	建议用 3V 纽扣电池电压输入

设计注意点：

- (1) 实时时钟电压 *VRTC* 不得超过 3.3V，主供电电压不得超过 4.5V，在 1GHz 主频 CPU 下面，*VBAT* 电流不得小于 1A
- (2) 强烈建议对 *VBAT* 电压输入加不少于 1~2 个 10uF~100uF 之间的解耦电容，就近靠近放置在 B2B 管脚旁边。

2.2.19 复位信号输入输出

CoM-T335X 支持 1 路手工按钮复位信号输入和 1 路 CPU 热复位的复位信号输入输出 *CPU_WARM_RESET_IO_N*，低电平有效，当它作为输入时候，可以直接对 CPU 进行热复位，如果当它作为输出的时候，表示 CPU 已经准备好，开始对其他外设进行同步复位：

管脚	信号名称	类型	功能说明	有效性
P53	<i>CPU_WARM_RESET_IO_N</i>	IO	处理器同步复位输入输出	低电平有效
P52	<i>BT_USER_IN_N</i>	I	上电复位输入	低电平有效

设计注意点：

- (1) 我们强烈建议用户如果只是复位用，那么用 P53 管脚的 *CPU_WARM_RESET_IO_N* 信号作为外部所有设备的复位，也可以作为按钮复位用，不建议用 P52 管脚的 *BT_USER_IN_N* 复位信号，因为该信号是冷启动，可能会导致核心板上面的千兆 PHY 芯片找不到。
- (2) 如果需要用热复位信号同步复位外部设备，那么建议商量 10K 电阻到 3.3V。

2.2.20 B2B 接口

CoM-T335X 接口通过 LGA120，1.25mm 间距与底板用邮票孔的方式无缝连接，核心板可直接机贴在底板上，做到与底板的无插针式连接，使得信号稳定性、抗干扰能力、抗震能力大大增强，非常有利于恶劣环境下的工业现场设备使用。

2.3 CoM-T335X 核心板接口信号完整定义

CoM-T335X 总共 120 个管脚信号，接口采用 1.25mm 的 LGA 封装方式，下面表格列出了所有 120 个管脚的信号定义，由于涉及大量信号复用，因此在使用前务必仔细阅读

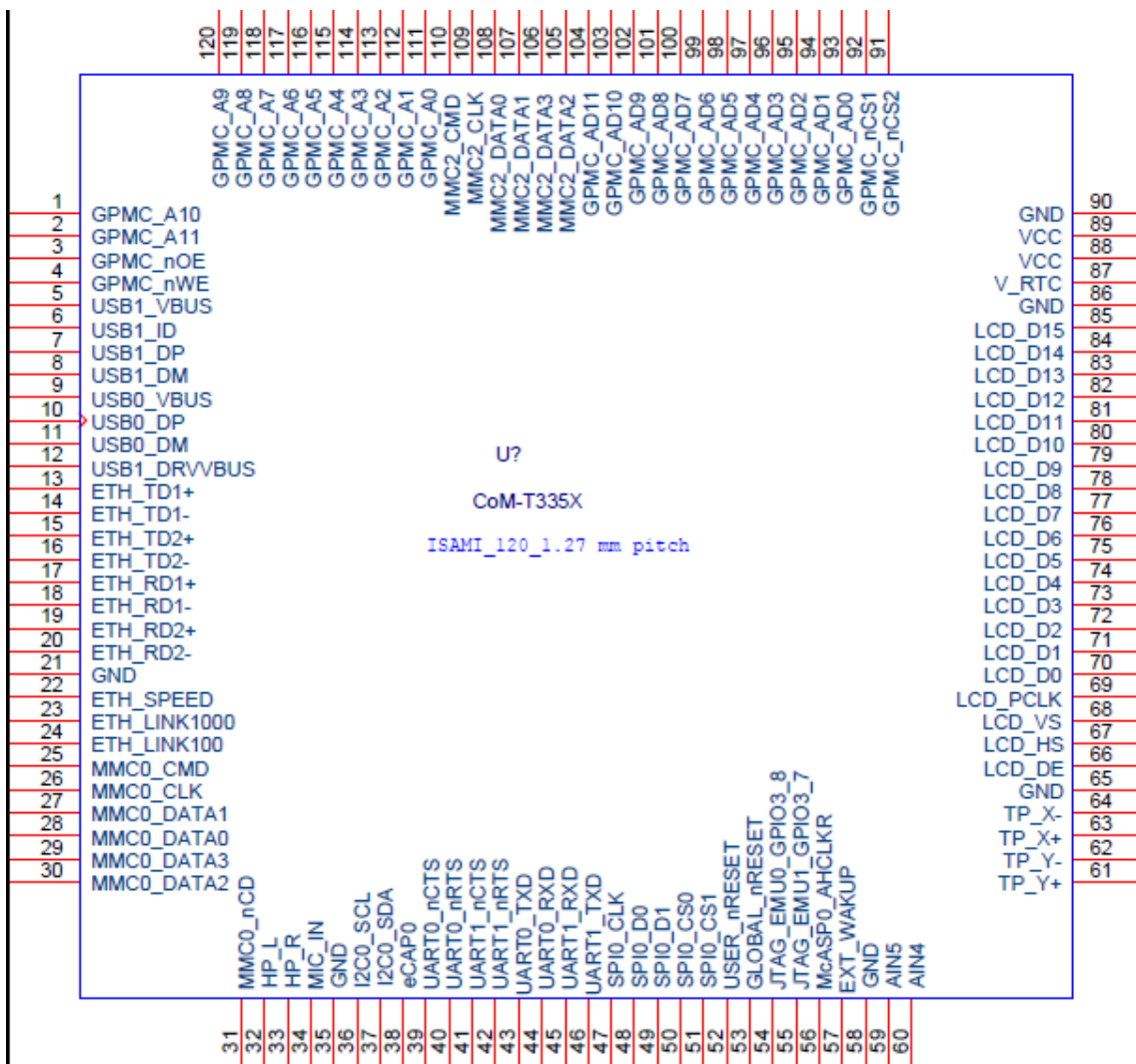
管脚	信号定义
1	GPMC_A10/GMII2_RXD1/RGMII2_RD1/RMII2_RXD1/GPMC_A26/PR1_MII1_RXDV/MCASP0_AXR0/GPIO1_26
2	GPMC_A11/GMII2_RXD0/RGMII2_RD0/RMII2_RXD0/GPMC_A27/PR1_MII1_RXER/MCASP0_AXR1/GPIO1_27
3	GPMC_OEN_REN//TIMER6/////GPIO2_4
4	GPMC_WEN//TIMER6/////GPIO2_4
5	USB1_VBUS
6	USB1_ID
7	USB1_DP
8	USB1_DM
9	USB0_VBUS
10	USB0_DP
11	USB0_DM
12	USB1_DRVVBUS
13	ETH1_TD0+
14	ETH1_TD0-
15	ETH1_TD1+
16	ETH1_TD1-
17	ETH1_TD2+
18	ETH1_TD2-
19	ETH1_TD3+
20	ETH1_TD3-
21	GND
22	ETH_ACT
23	ETH_LINK100
24	ETH_LINK1000
25	MMC0_CMD/GPMC_A25/UART3_RTSN/UART2_TXD/DCAN1_RX/PR1_PRU0_PRU_R30_13/PR1_PRU0_PRU_R31_13/GPIO2_31
26	MMC0_CLK/GPMC_A24/UART3_CTSN/UART2_RXD/DCAN1_TX/PR1_PRU0_PRU_R30_12/PR1_PRU0_PRU_R31_12/GPIO2_30
27	MMC0_DAT1/GPMC_A22/UART5_CTSN/UART3_RXD/UART1_DTRN/PR1_PRU0_PRU_R30_10/PR1_PRU0_PRU_R31_10/GPIO2_28
28	MMC0_DAT0/GPMC_A23/UART5_RTSN/UART3_TXD/UART1_RIN/PR1_PRU0_PRU_R30_11/PR1_PRU0_PRU_R31_11/GPIO2_29
29	MMC0_DAT3/GPMC_A20/UART4_CTSN/TIMER5/UART1_DCDN/PR1_PRU0_PRU_R30_8/PR1_PRU0_PRU_R31_8/GPIO2_26
30	MMC0_DAT2/GPMC_A21/UART4_RTSN/TIMER6/UART1_DSRN/PR1_PRU0_PRU_R30_9/PR1_PRU0_PRU_R31_9/GPIO2_27
31	MCASP0_FSR/EQEP0B_IN/MCASP0_AXR3/MCASP1_FSX/EMU2/PR1_PRU0_PRU_R30_5/PR1_PRU0_PRU_R31_5/GPIO3_19
32	Headphone out L
33	Headphone out R
34	MIC_IN

35	GND
36	I2C0_SCL/TIMER7/UART2_RTSN/ECAP1_IN_PWM1_OUT////GPIO3_6
37	I2C0_SDA/TIMER4/UART2_CTSN/ECAP2_IN_PWM2_OUT////GPIO3_5
38	ECAP0_IN_PWM0_OUT/UART3_TXD/SPI1_CS1/PR1_ECAP0_ECAP_CAPIN_APWM_O/SPI1_SCLK/MMC0_SDWP/XDMA_EVENT_IN
39	UART0_CTSN/UART4_RXD/DCAN1_TX/I2C1_SDA/SPI1_D0/TIMER7/PR1_EDC_SYNC0_OUT/GPIO1_8
40	UART0_RTSN/UART4_TXD/DCAN1_RX/I2C1_SCL/SPI1_D1/SPI1_CS0/PR1_EDC_SYNC1_OUT/GPIO1_9
41	UART1_CTSN/TIMER6/DCAN0_TX/I2C2_SDA/SPI1_CS0/PR1_UART0_CTS_N/PR1_EDC_LATCH0_IN/GPIO0_12
42	UART1_RTSN/TIMER5/DCAN0_RX/I2C2_SCL/SPI1_CS1/PR1_UART0_RTS_N/PR1_EDC_LATCH1_IN/GPIO0_13
43	UART0_TXD/SPI1_CS1/DCAN0_RX/I2C2_SCL/ECAP1_IN_PWM1_OUT/PR1_PRU1_PRU_R30_15/PR1_PRU1_PRU_R31_15/GPIO1_11
44	UART0_RXD/SPI1_CS0/DCAN0_TX/I2C2_SDA/ECAP2_IN_PWM2_OUT/PR1_PRU1_PRU_R30_14/PR1_PRU1_PRU_R31_14/GPIO1_10
45	UART1_RXD/MMC1_SDWP/DCAN1_TX/I2C1_SDA//PR1_UART0_RXD/PR1_PRU1_PRU_R31_16/GPIO0_14
46	UART1_TXD/MMC2_SDWP/DCAN1_RX/I2C1_SCL//PR1_UART0_TXD/PR1_PRU0_PRU_R31_16/GPIO0_15
47	SPI0_SCLK/UART2_RXD/I2C2_SDA/EHRPWM0A/PR1_UART0_CTS_N/PR1_EDIO_SOF/EMU2/GPIO0_2
48	SPI0_D0/UART2_TXD/I2C2_SCL/EHRPWM0B/PR1_UART0_RTS_N/PR1_EDIO_LATCH_IN/EMU3/GPIO0_3
49	SPI0_D1/MMC1_SDWP/I2C1_SDA/EHRPWM0_TRIPZONE_INPUT/PR1_UART0_RXD/PR1_EDIO_DATA_IN0/PR1_EDIO_DATA_OUT0/GPIO0_4
50	SPI0_CS0/MMC2_SDWP/I2C1_SCL/EHRPWM0_SYNCI/PR1_UART0_TXD/PR1_EDIO_DATA_IN1/PR1_EDIO_DATA_OUT1/GPIO0_5
51	SPI0_CS1/UART3_RXD/ECAP1_IN_PWM1_OUT/MMC0_POW/XDMA_EVENT_INTR2/MMC0_SDCCD/EMU4/GPIO0_6
52	BT_USER_IN_N (按钮复位输入)
53	CPU_WARM_RESET_IO_N (处理器同步复位输入输出)
54	JTAG_EMU0/GPIO3_8
55	JTAG_EMU1/GPIO3_9
56	MCASP0_AHCLKR/EHRPWM0_SYNCI_O/MCASP0_AXR2/SPI1_CS0/ECAP2_IN_PWM2_OUT/PR1_PRU0_PRU_R30_3/PR1_PR
57	EXT_WAKEUP_IN (外部唤醒信号输入)
58	GND
59	AIN5
60	AIN4
61	TP_Y+/AIN3
62	TP_Y-/AIN2
63	TP_X+/AIN1
64	TP_X-/AIN0
65	GND

66	[LCD_AC_BIAS_EN/GPMC_A11/PR1_MII1_CRS/PR1_EDIO_DATA_IN5/PR1_EDIO_DATA_OUT5/PR1_PRU1_PRU_R30_11/PR1_PRU1_PRU_R31_11/GPIO2_25
67	LCD_HSYNC/GPMC_A9//PR1_EDIO_DATA_IN3/PR1_EDIO_DATA_OUT3/PR1_PRU1_PRU_R30_9/PR1_PRU1_PRU_R31_9/GPIO2_23
68	LCD_VSYNC/GPMC_A8//PR1_EDIO_DATA_IN2/PR1_EDIO_DATA_OUT2/PR1_PRU1_PRU_R30_8/PR1_PRU1_PRU_R31_8/GPIO2_22
69	LCD_PCLK/GPMC_A10/PR1_MII0_CRS/PR1_EDIO_DATA_IN4/PR1_EDIO_DATA_OUT4/PR1_PRU1_PRU_R30_10/PR1_PRU1_PRU_R31_10/GPIO2_24
70	LCD_DATA0/GPMC_A0/PR1_MII_MT0_CLK/EHRPWM2A//PR1_PRU1_PRU_R30_0/PR1_PRU1_PRU_R31_0/GPIO2_6
71	LCD_DATA1/GPMC_A1/PR1_MII0_TXEN/EHRPWM2B//PR1_PRU1_PRU_R30_1/PR1_PRU1_PRU_R31_1/GPIO2_7
72	LCD_DATA2/GPMC_A2/PR1_MII0_TXD3/EHRPWM2_TRIPZONE_INPUT//PR1_PRU1_PRU_R30_2/PR1_PRU1_PRU_R31_2/GPIO2_8
73	LCD_DATA3/GPMC_A3/PR1_MII0_TXD2/EHRPWM2_SYNCI_O//PR1_PRU1_PRU_R30_3/PR1_PRU1_PRU_R31_3/GPIO2_9
74	LCD_DATA4/GPMC_A4/PR1_MII0_TXD1/EQEP2A_IN//PR1_PRU1_PRU_R30_4/PR1_PRU1_PRU_R31_4/GPIO2_10
75	LCD_DATA5/GPMC_A5/PR1_MII0_TXD0/EQEP2B_IN//PR1_PRU1_PRU_R30_5/PR1_PRU1_PRU_R31_5/GPIO2_11
76	LCD_DATA6/GPMC_A6/PR1_EDIO_DATA_IN6/EQEP2_INDEX/PR1_EDIO_DATA_OUT6/PR1_PRU1_PRU_R30_6/PR1_PRU1_PRU_R31_6/GPIO2_12
77	LCD_DATA7/GPMC_A7/PR1_EDIO_DATA_IN7/EQEP2_STROBE/PR1_EDIO_DATA_OUT7/PR1_PRU1_PRU_R30_7/PR1_PRU1_PRU_R31_7/GPIO2_13
78	LCD_DATA8/GPMC_A12/EHRPWM1_TRIPZONE_INPUT/MCASP0_ACLKX/UART5_TXD/PR1_MII0_RXD3/UART2_CTSN/GPIO2_14
79	LCD_DATA9/GPMC_A13/EHRPWM1_SYNCO/MCASP0_FSX/UART5_RXD/PR1_MII0_RXD2/UART2_RTSN/GPIO2_15
80	LCD_DATA10/GPMC_A14/EHRPWM1A/MCASP0_AXR0//PR1_MII0_RXD1/UART3_CTSN/GPIO2_16
81	LCD_DATA11/GPMC_A15/EHRPWM1B/MCASP0_AHCLKR/MCASP0_AXR2/PR1_MII0_RXD0/UART3_RTSN/GPIO2_17
82	LCD_DATA12/GPMC_A16/EQEP1A_IN/MCASP0_ACLKR/MCASP0_AXR2/PR1_MII0_RXLINK/UART4_CTSN/GPIO0_8
83	LCD_DATA13/GPMC_A17/EQEP1B_IN/MCASP0_FSR/MCASP0_AXR3/PR1_MII0_RXER/UART4_RTSN/GPIO0_9
84	LCD_DATA14/GPMC_A18/EQEP1_INDEX/MCASP0_AXR1/UART5_RXD/PR1_MII0_MR0_CLK/UART5_CTSN/GPIO0_10
85	LCD_DATA15/GPMC_A19/EQEP1_STROBE/MCASP0_AHCLKX/MCASP0_AXR3/PR1_MII0_RXDV/UART5_RTSN/GPIO0_11
86	GND
87	V_RTC (3V)
88	VBAT (3.6V)
89	VBAT (3.6V)
90	GND
91	GPMC_CSN2/GPMC_BE1N/MMC1_CMD/PR1_EDIO_DATA_IN7/PR1_EDIO_DATA_OUT7/PR1_PRU1_PRU_R30_13/PR1_PRU1_PRU_R31_13/GPIO1_31

92	GPMC_CSN1/GPMC_CLK/MMC1_CLK/PR1_EDIO_DATA_IN6/PR1_EDIO_DATA_OUT6/PR1_PRU1_PRU_R30_12/PR1_PRU1_PRU_R31_12/GPIO1_30
93	GPMC_AD0/MMC1_DAT0////////GPIO1_0/ 注意这个管脚和核心板NAND复用数据信号线, 是3.3V电平
94	GPMC_AD1/MMC1_DAT1////////GPIO1_1/// 注意这个管脚和核心板NAND复用数据信号线, 是3.3V电平
95	GPMC_AD2/MMC1_DAT2////////GPIO1_2/ 注意这个管脚和核心板NAND复用数据信号线, 是3.3V电平
96	GPMC_AD3/MMC1_DAT3////////GPIO1_3/ 注意这个管脚和核心板NAND复用数据信号线, 是3.3V电平
97	GPMC_AD4/MMC1_DAT4////////GPIO1_4/ 注意这个管脚和核心板NAND复用数据信号线, 是3.3V电平
98	GPMC_AD5/MMC1_DAT5////////GPIO1_5/ 注意这个管脚和核心板NAND复用数据信号线, 是3.3V电平
99	GPMC_AD6/MMC1_DAT6////////GPIO1_6/ 注意这个管脚和核心板NAND复用数据信号线, 是3.3V电平
100	GPMC_AD7/MMC1_DAT7////////GPIO1_7/ 注意这个管脚和核心板NAND复用数据信号线, 是3.3V电平
101	GPMC_AD8/LCD_DATA23/MMC1_DAT0/MMC2_DAT4/EHRPWM2A/PR1_MII_MT0_CLK/GPIO0_22/是1.8V电平
102	GPMC_AD9/LCD_DATA22/MMC1_DAT1/MMC2_DAT5/EHRPWM2B/PR1_MII0_COL/GPIO0_23/是1.8V电平
103	GPMC_AD10/LCD_DATA21/MMC1_DAT2/MMC2_DAT6/EHRPWM2_TRIPZONE_INPUT/PR1_MII0_TXEN/GPIO0_26/是1.8V电平
104	GPMC_AD11/LCD_DATA20/MMC1_DAT3/MMC2_DAT7/EHRPWM2_SYNCO/PR1_MII0_TXD3/GPIO0_27/是1.8V电平
105	GPMC_AD14/LCD_DATA17/MMC1_DAT6/MMC2_DAT2/EQEP2_INDEX/PR1_MII0_TXD0/PR1_PRU0_PRU_R31_14/GPIO1_14/ 是1.8V电平
106	GPMC_AD15/LCD_DATA16/MMC1_DAT7/MMC2_DAT3/EQEP2_STROBE/PR1_ECAP0_ECAP_CAPIN_APWM_O/PR1_PRU0_PRU_R31_15/GPIO1_15/是1.8V电平
107	GPMC_AD13/LCD_DATA18/MMC1_DAT5/MMC2_DAT1/EQEP2B_IN/PR1_MII0_TXD1/PR1_PRU0_PRU_R30_15/GPIO1_13/是1.8V电平
108	GPMC_AD12/LCD_DATA19/MMC1_DAT4/MMC2_DAT0/EQEP2A_IN/PR1_MII0_TXD2/PR1_PRU0_PRU_R30_14/GPIO1_12/是1.8V电平
109	GPMC_CLK/LCD_MEMORY_CLK/GPMC_WAIT1/MMC2_CLK/PR1_MII1_CRS/PR1_MDIO_MDCLK/MCASP0_FSR/GPIO2_1/ 是 3.3V 电平
110	GPMC_CSN3///MMC2_CMD/PR1_MII0_CRS/PR1_MDIO_DATA/EMU4/GPIO2_0/ 3.3V
111	[GPMC_A0/GMII2_TXEN/RGMII2_TCTL/RMII2_TXEN/GPMC_A16/PR1_MII_MT1_CLK/EHRPWM1_TRIPZONE_INPUT/GPIO1_16
112	GPMC_A1/GMII2_RXDV/RGMII2_RCTL/MMC2_DAT0/GPMC_A17/PR1_MII1_TXD3/EHRPWM0_SYNCO/GPIO1_17
113	GPMC_A2/GMII2_TXD3/RGMII2_TD3/MMC2_DAT1/GPMC_A18/PR1_MII1_TXD2/EHRPWM1A/GPIO1_18
114	GPMC_A3/GMII2_TXD2/RGMII2_TD2/MMC2_DAT2/GPMC_A19/PR1_MII1_TXD1/EHRPWM1B/GPIO1_19
115	GPMC_A4/GMII2_TXD1/RGMII2_TD1/RMII2_TXD1/GPMC_A20/PR1_MII1_TXD0/EQEP1A_IN/GPIO1_20
116	GPMC_A5/GMII2_TXD0/RGMII2_TD0/RMII2_TXD0/GPMC_A21/PR1_MII1_RXD3/EQEP1B_IN/GPIO1_21
117	GPMC_A6/GMII2_TXCLK/RGMII2_TCLK/MMC2_DAT4/GPMC_A22/PR1_MII1_RXD2/EQEP1_INDEX/GPIO1_22
118	GPMC_A7/GMII2_RXCLK/RGMII2_RCLK/MMC2_DAT5/GPMC_A23/PR1_MII1_RXD1/EQEP1_STROBE/GPIO1_23

119	GPMC_A8/GMII2_RXD3/RGMII2_RD3/MMC2_DAT6/GPMC_A24/PR1_MII1_RXD0/MCASPO_ACLKX/GPIO1_24
120	GPMC_A9/GMII2_RXD2/RGMII2_RD2/MMC2_DAT7/GPMC_A25/PR1_MII1_MR1_CLK/MCASPO_FSX/GPIO1_25



3 COM-T335X 核心板电气特性

3.1 本章概述

本章介绍 CoM-T335X 的接口电气特性，包括：

- 极限应用条件
- 工作存储温度
- 电源特性
- ESD 特性
- 可靠性特性



说明：本章只对 CoM-T335X 核心板对外接口电气性能进行说明

3.2 极限应用条件

COM-T335X 核心板的极限应用条件如下表 4 所示，超过这些条件，都将会对 COM-T335X 板上器件造成永久性损坏。

表 4 COM-T335X 极限应用条件

参数	参数描述	最小值	最大值	单位
VBAT	核心板输入电压	-0.5	5.5	V
VIN	IO 口输入电压	-0.5	3.5	V
VRTC	RTC 输入电压	-0.5	3.3	V

3.3 工作存储温度

CoM-T335X 核心板支持工业级、商业级和车载级三种，缺省配置为商业级模式的核心板，如果用户需要用到工业级或车载级，请和我们联系，下面是商业级核心板的温度范围。

表 5 COM-T335X 核心板温度范围

参数描述	最小值	最大值	单位
正常工作温度	0	90	°C
扩展工作温度	-20	105	°C
存储温度	-25	105	°C

3.4 电源特性

3.4.1 输入电压特性

COM-T335X 核心板输入电压范围如下表 6 所示。

表 6 COM-T335X 核心板输入电压范围

参数	参数描述	最小值	典型值	最大值	单位
VBAT	核心板输入电压	3.5	3.6~4.2	5.5	V
VRTC	RTC 输入电压	2.8	3.0	3.3	V



注意

COM-T335X 核心板上任何接口的上电都不能早于它的开机时间，否则有可能会出现不正常现象甚至损坏核心板

3.4.2 工作电流

COM-T335X 的工作电流特性如下表 7 所示。

表 7 COM-T335X 工作电流

工作模式		最小值	典型值	最大值	单位
电源电压		3.5	3.6~4.2	5.5	V
关机模式		-	50	-	uA
工作	模式 1(800M)	160	420	870	mA
	模式 2(1GHz)	220	550	920	mA

模式	模式 3（待机）	5	20	38	mA
	RTC 输入电流	-	4	-	uA

3.4.3 开机/复位流程

COM-T335X 的开机复位流程当提供 5V 电源, 烧写在核心板上的程序就可以正常启动。

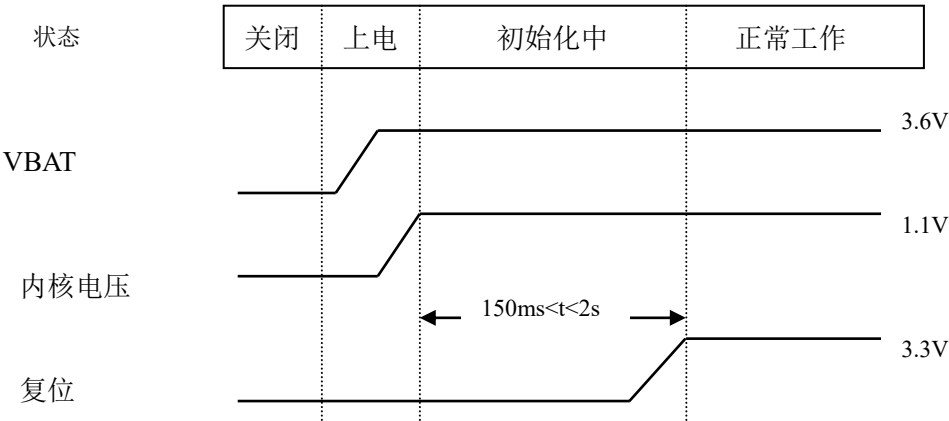


图 6：开机和复位流程



注意

COM-T335X 复位信号由核心板自己提供，可以和 CPU 同步复位外部所有器件，我们强烈建议用户外部设备的上电时序务必要滞后于 CPU 的上电速度，在 CPU 充分上电完成后再 BOOT 程序里面使能外部设备的电源

3.4.4 核心板 IO 电平

COM-T335X 核心板 IO 口的电平如表 8 所示。

表 8 COM-T335X 核心板 IO 电平

参数	参数描述	最小值	最大值	单位
V_{IH}	高电平输入电压	$0.65 \cdot V_{CC}$	$V_{CC} + 0.3$	V
V_{IL}	低电平输入电压	-0.3	$0.35 \cdot V_{CC}$	V
V_{OH}	高电平输出电压	$V_{CC} - 0.3$	V_{CC}	V
V_{OL}	低电平输出电压	0	0.3	V
I_{IH}	输入高电平时的泄露电流	-	5	uA

I_{IL}	输入低电平时的泄露电流	-1	-	μA
C_{IN}	输入电容	-	12	pF



注意

COM-T335X 核心板 B2B 引出的 IO 电平除 GPMC_AD8~AD15 为 1.8V 以及 ADC_Inx 为 1.8V 电平之外, 其他均是 0~3.3V 范围, 原则上禁止用超过 3.3V 电压的设备和 IO 直连!!

4 COM-T335X 机械结构特性

4.1 本章概述

本章介绍 COM-T335X 核心板的机械接口尺寸，包括：

- COM-T335X 核心板机械尺寸
- 核心板引脚分配
- 核心板推荐焊接炉温曲线图

4.2 COM-T335X 核心板机械尺寸

图 7, 8 是 COM-T335X 核心板的机械尺寸图（顶视图和侧视图），**强烈建议如果做 PCB 底板封装的时候，务必按照提供的 SBC-T335X 开发板的底板 B2B 封装做**

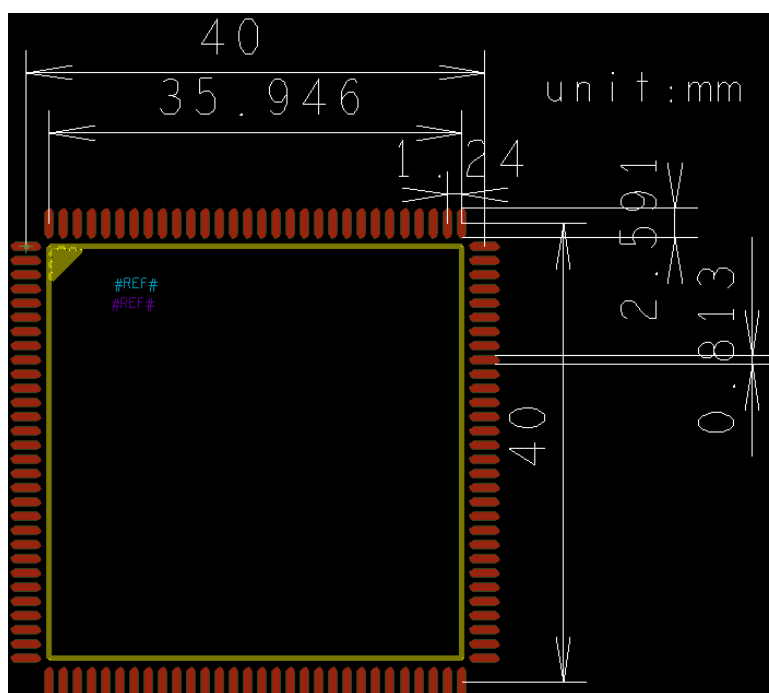


图 7 COM-T335X 机械尺寸图

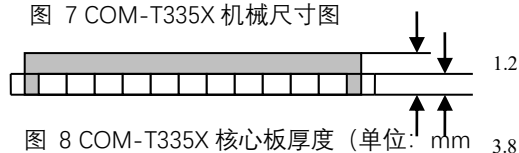


图 8 COM-T335X 核心板厚度 (单位: mm)

4.3 COM-T335X 核心板引脚分配图

图 10 COM-T335X 核心板引脚分配图

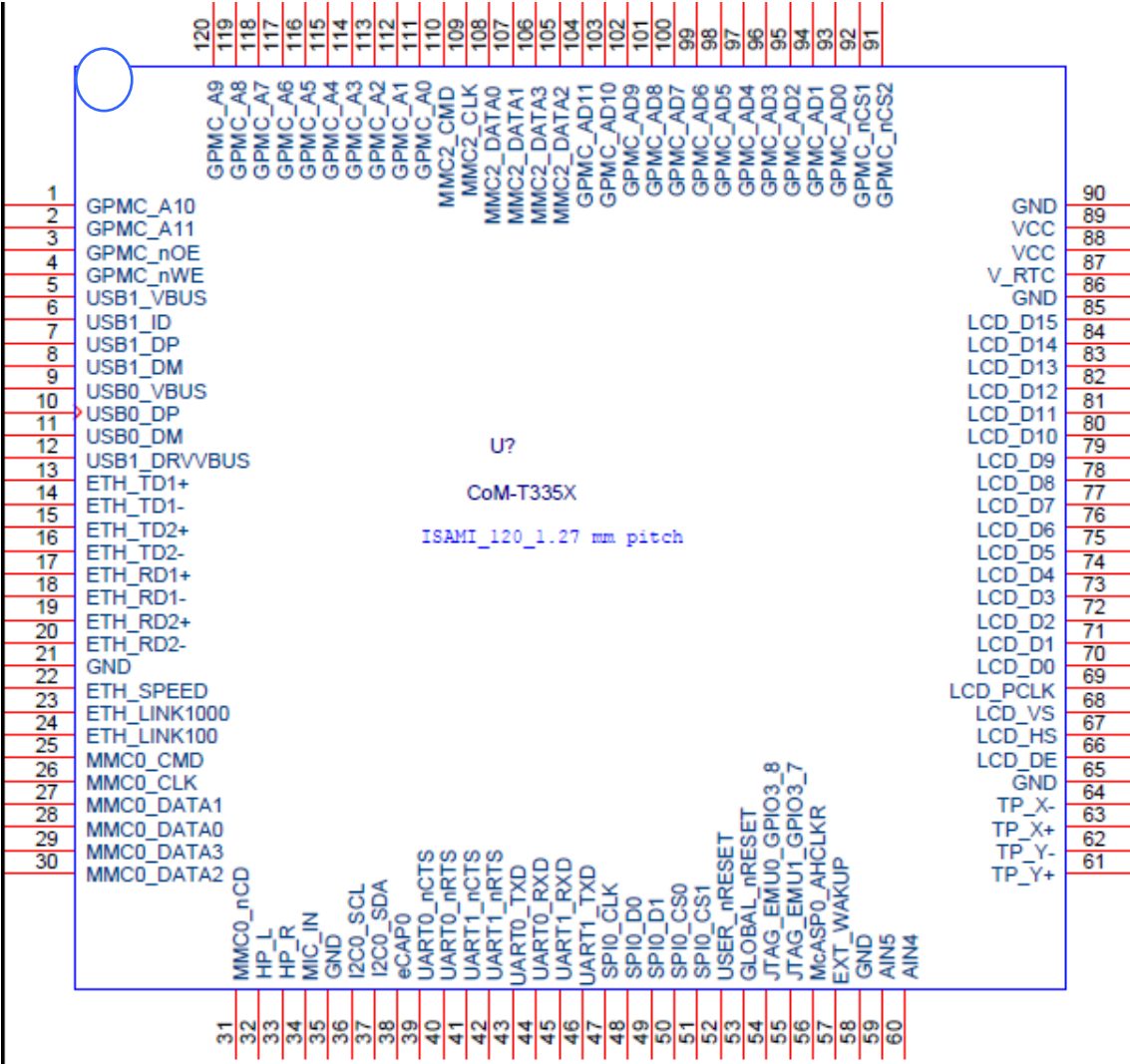


图 10 COM-T335X 引脚分配图

4.4 核心板和底板机贴焊接炉温示意图

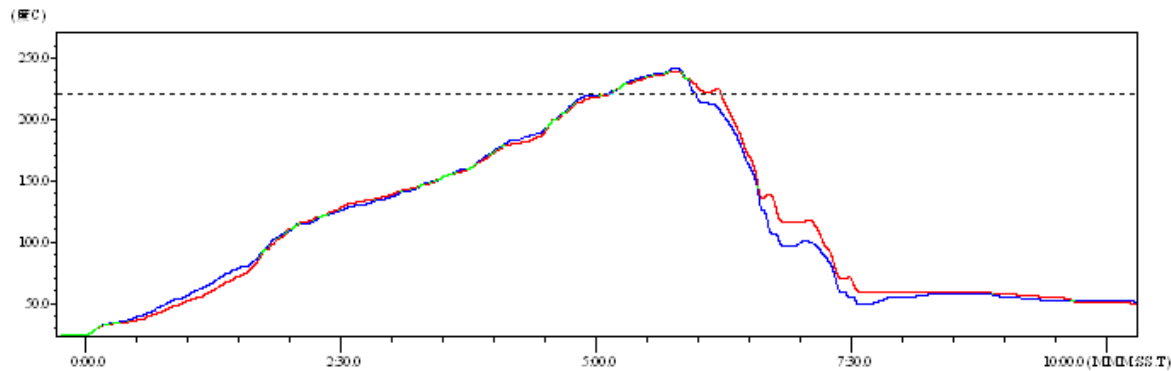


图 11 核心板和底板焊接炉温曲线图

表 11 焊接参数表

序号	参数	温度范围(°C)	时间(秒)
1	回流焊时间	大于220°C	40~60
2	波峰焊时间	不超过245°C	

焊接工艺注意点：

- (1) 焊接时候，如果条件放宽情况下，建议用有铅焊接，这样对核心板芯片不会进行二次焊锡融化，如果一定要无铅焊接，那么尽量参考上述炉温设置方式
- (2) 由于核心板 PCB 经过一次高温无铅焊接，PCB 或多或少存在一定的翘曲度，贴片焊接到底板上的时候，如果底板钢网没有开好，B2B 部分会存在一定的虚焊，在这个情况下，建议焊接厂适当进行手工补焊，大批量焊接情况下，建议 B2B 部分钢网开的适当厚一点，就可以有效避免上述虚焊

5 底板设计指南

5.1 本章概览

- 底板设计指导
- 底板故障排除

5.2 底板设计指导

- 设计之前请详细阅读如下资料：
 - (1) CoM-T335X 核心板手册
 - (2) SBC-T335X 开发板手册
 - (3) SBC-T335X 开发板原理图
 - (4) SBC-T335X 开发板 PCB 图和封装库
- 确保所有的电源和 GND 管脚都已连接好, 并且满足标配电源, 确保主 VBAT 是 3.5V ~ 4.5V 电压范围, 电流不小于 1A
- 主电源——VBAT 和 GND 尽量设计成板层形式, 避免走线形式。尽量使用至少两个电源层以确保系统的信号质量, 建议 VBAT 附近添加 1~2 个 10uF~100uF 的电容
- 如果需要在一些管脚上添加外接上拉/下拉电阻, 请先参阅提供的管脚手册, 擅自更改上拉/下拉电阻的阻值可能会造成电路板停止工作
- 核心板引出的 IO 电平一般情况下都是 3.3V 耐压
- 您需要了解由于 CoM-T335X 上面做了一些强制的配置说明, 一些信号只能特定情况下使用, 具体请看本文档关于信号部分的说明。
- 为了减少外部 IO 电平对 CPU 的静电影响, 我们强烈建议工业现场环境下, 您务必对 IO 进行有效的电磁或光耦隔离。
- 您需要了解相关管脚信号设计规则, 比如一些敏感的信号:
 - 以太网和 USB 的信号走线必须根据阻抗匹配以差分对的形式布线, 其中以太网走线尽量考虑差分对 100ohm 阻抗控制, USB 高速信号线差分对以 90ohm 阻抗控制
 - 高速 SD/MMC 信号线以总线形式, 阻抗控制在 50ohm, 尽量等长线处理。
 - 上述时钟信号线尽量远离磁性物质
- CoM-T335X 核心板输出的 10/100/1000M 以太网差分信号, 采取自适应方式, 软件一般配置为 10/100/1000M 自适应网卡, 因此底板设计的时候务必注意隔离变压器

的选择，强烈建议采取和 SBC-T335X 开发板一样的隔离变压器和 RJ45 端子，其中 LED_ACT 和 LED_LINK 信号务必一样方法设计。

- 底板做 PCB 封装的时候，务必注意核心板管脚间距和尺寸，本文档提供的尺寸不一定 100%准确，因此强烈建议直接参考 SBC-T335X 开发板的 PCB 里面 B2B 封装库 (LGA120)
- 设计时请参阅 SBC-T335X 的开发板设计原理图、PCB 和光绘文件

5.3 底板故障排除

我们所有核心板在出厂之前都已经经过 24 小时的老化和程序固化，在没有特殊情形下，如果您的底板设计良好，就会自动启动 eMMC 或 FLASH 上的程序，在串口 0 位置输出终端程序信息，如果没有输出，请您务必按照如下方式进行检查

- 使用油脂溶剂和软毛刷，清洁核心板和底板之间连接器的连接处。残留的焊膏会影响接触的良好性。底板的连接处要保持完全干燥
- 我们强烈建议您尽量选择 SMT 机贴，而不是手工焊接 B2B，这样非常容易引起短路。
- 使用示波器检查供电电压质量，保证没有过大的波动和毛刺。同时用示波器检查连接器的 GND 管脚是零电压水平，保证没有反弹噪声
- 我们建议创建的最小系统只有电源、系统启动信号和串行接口
- 检查系统是否正常启动，排除可能的干扰源：
 - 不正确的总线驱动
 - 上拉/下拉电阻的阻值不正确
 - 供电电压值不正确
- 为了避免可能的干扰源，建议从最小系统开始启动，然后逐个激活其他设备
- 检查底板引脚之间是否有短路或虚焊，短路和虚焊是在系统启动时比较常见的故障因素
- 检查可能有底板组装造成的短路问题
- 底板不正常的运行可能会误删 COM-T335X 的启动代码，或造成硬件永久损伤。所以每次重启启动前，要仔细检查
- 建议组装多块底板，来避免因组装带来的问题
- 如果还是无法排除问题，确定无法启动，请您避免强行将核心板从底板拿下来，可以委托给我们公司来处理

6 参阅资料

最新资料可参阅以下相关网站

杭州大升电气有限公司官方网站: <http://www.industech.com.cn>

TI 官方网站: <http://www.ti.com>